

제목	HiperLCS™ LCS702HG 를 사용하는 150W LLC 고전압 DC-DC 공진형 컨버터용 레퍼런스 디자인 보고서
사양	380VDC 입력, 24V, 6.25A 출력
애플리케이션	HiperLCS 평가
작성자	애플리케이션 엔지니어링 부서
문서 번호	RDR-239
일자	2011 년 9 월 13 일
개정	1.0

요약 및 기능

- 적은 수의 부품을 사용하는 저가의 심플한 공진형(LLC) 컨버터
 - 컨트롤러, 하이 사이드 및 로우 사이드 MOSFETS 와 드라이버를 통합하여 부품 수와 설계 시간 단축
- 높은 동작 주파수(250kHz)
 - 트랜스포머 코어 크기(EEL25) 및 컨버터 크기 감소
 - 전해 출력 커패시터 대신 세라믹 사용
- 높은 효율성
 - 풀 부하시 95%가 넘는 효율
 - 95%이상의 평균 효율(20%, 50%, 100% 부하점에서 측정)
- 낮은 전력 소모를 위한 용량성 전류 센싱
- 버스트 모드를 통해 무부하 레귤레이션 보장

특허 정보

여기에 설명한 제품 및 애플리케이션(제품의 외장 트랜스포머 구성 및 회로 포함)은 하나 이상의 미국 및 해외 특허의 대상이 되거나 Power Integrations에서 출원 중인 미국 및 해외 특허 신청의 대상이 될 수 있습니다. Power Integrations의 전체 특허 목록은 www.powerint.com에서 확인할 수 있습니다. Power Integrations는 고객에게 <<http://www.powerint.com/ip.htm>>에 명시된 특정 특허권에 따라 라이선스를 부여합니다.

Power Integrations

5245 Hellyer Avenue, San Jose, CA 95138 USA.

전화: +1 408 414 9200 팩스: +1 408 414 9201

www.powerint.com

목차

- 1 소개 4
 - 1.1 중요 사항 4
- 2 파워 서플라이 사양 9
- 3 회로도 10
- 4 회로 설명 11
 - 4.1 1 차측 11
 - 4.2 출력 정류 13
- 5 PCB 레이아웃 15
- 6 부품 목록 17
- 7 트랜스포머 설계 스프레드시트 19
- 8 트랜스포머 사양 25
 - 8.1 전기적 구성도 25
 - 8.2 전기적 사양 25
 - 8.3 재료 25
 - 8.4 트랜스포머 제작 구성도 26
 - 8.5 트랜스포머 구성 26
 - 8.6 권선 그림 27
- 9 출력 인덕터 사양 30
 - 9.1 전기적 구성도 30
 - 9.2 전기적 사양 30
 - 9.3 재료 목록 30
- 10 히트싱크 어셈블리 31
 - 10.1 다이오드 히트싱크 31
 - 10.1.1 다이오드 히트싱크 도면 31
 - 10.1.2 다이오드 히트싱크 제작 어셈블리 도면 32
 - 10.1.3 다이오드 및 히트싱크 어셈블리 도면 33
 - 10.2 HiperLCS 히트싱크 34
 - 10.2.1 HiperLCS 히트싱크 도면 34
 - 10.2.2 HiperLCS 히트싱크 제작 어셈블리 도면 35
 - 10.2.3 HiperLCS 및 히트싱크 어셈블리 도면 36
- 11 성능 데이터 37
 - 11.1 효율성 곡선 - 100%, 50%, 20%, 10% 부하 37
 - 11.2 부하 레귤레이션 곡선 - 100%, 50%, 20%, 10%, 무부하 38
 - 11.3 표 형식의 데이터 38
- 12 파형 39
 - 12.1 하프 브리지 전압 및 전류, 정상 동작 39
 - 12.2 출력 전압 스타트업 프로파일 40
 - 12.3 출력 브라운아웃 41



12.4	출력 과부하.....	41
12.5	출력 다이오드 피크 역 전압	42
12.6	단락 회로	42
12.7	부하 단계 응답, 380VDC 입력.....	43
12.8	부하 단계 응답, 400VDC 입력.....	46
12.9	출력 리플 측정	49
12.9.1	리플 측정 기술	49
12.9.2	출력 리플 측정 결과.....	50
13	써멀 측정.....	51
13.1	조건: 380VDC, 풀 부하, 1 시간 동안 가동	51
14	개인-위상 선도	53
15	개정 내역.....	54

중요 사항:

이 기관은 안전 절연거리 요구 사항에 맞도록 설계되었지만 엔지니어링 프로토타입은 아직 기관 승인을 받지 않은 상태입니다.



1 소개

이 문서는 LCS702HG 통합 LLC 파워단 IC 를 활용하는 24V, 150W LLC DC-DC 컨버터에 대해 설명하는 엔지니어링 보고서입니다. 이 보고서 및 보드는 HiperLCS 디바이스 제품군의 동작 및 기능을 보여 주기 위해 범용 테스트 플랫폼으로 제작되었습니다.

이 설계는 300V-420V DC 범위의 입력 전압에서 동작하며 12V 의 보조 서플라이가 필요합니다. 일반적인 시스템에서 고전압 DC 입력은 PFC 단에서 공급되며 시스템 바이어스 또는 스탠바이 전원에서 12V 이 공급됩니다.

이 문서에는 파워 서플라이 사양, 회로도, 부품 목록(BOM), 트랜스포머 규격서, 인쇄 회로 기판 레이아웃 및 성능 데이터가 들어 있습니다.

1.1 중요 사항

RD-239 가 제대로 동작하기 위해서는 단자에 직접 연결된 **+380V** 입력과 그라운드 사이에 최소 **10 μ F** 의 커패시터를 함께 사용해야 합니다.

이 컨버터가 사용되는 대부분의 시스템에서 2 차측 감시 회로 또는 출력 OV 크로우바는 출력 과전압에 대한 보호 기능을 제공합니다. 따라서 이 설계에는 단락 보호 기능은 있으나 출력 과전압 보호 기능은 없습니다. TL431(U3) 또는 옵토커플러(U2)를 비활성화하여 과전압 테스트를 수행하면 출력 전압이 상승하여 출력 쇼트키 정류기(D2)의 정격 전압이 초과되고 고장이 발생합니다.



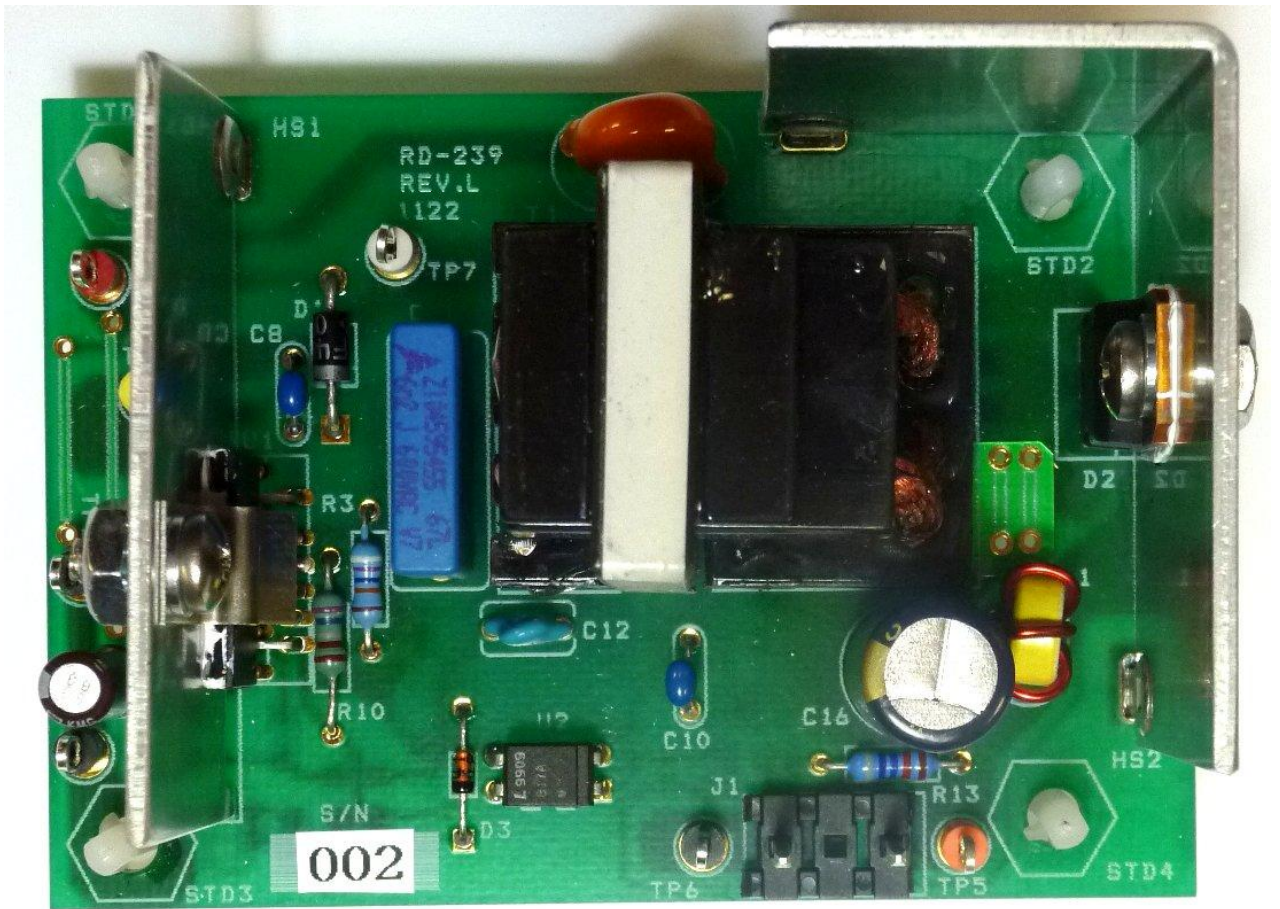


그림 1 - 소자가 장착된 회로 기판 사진(Top 면)





그림 2 - 소자가 장착된 회로 기판 사진(Side 면)(1)

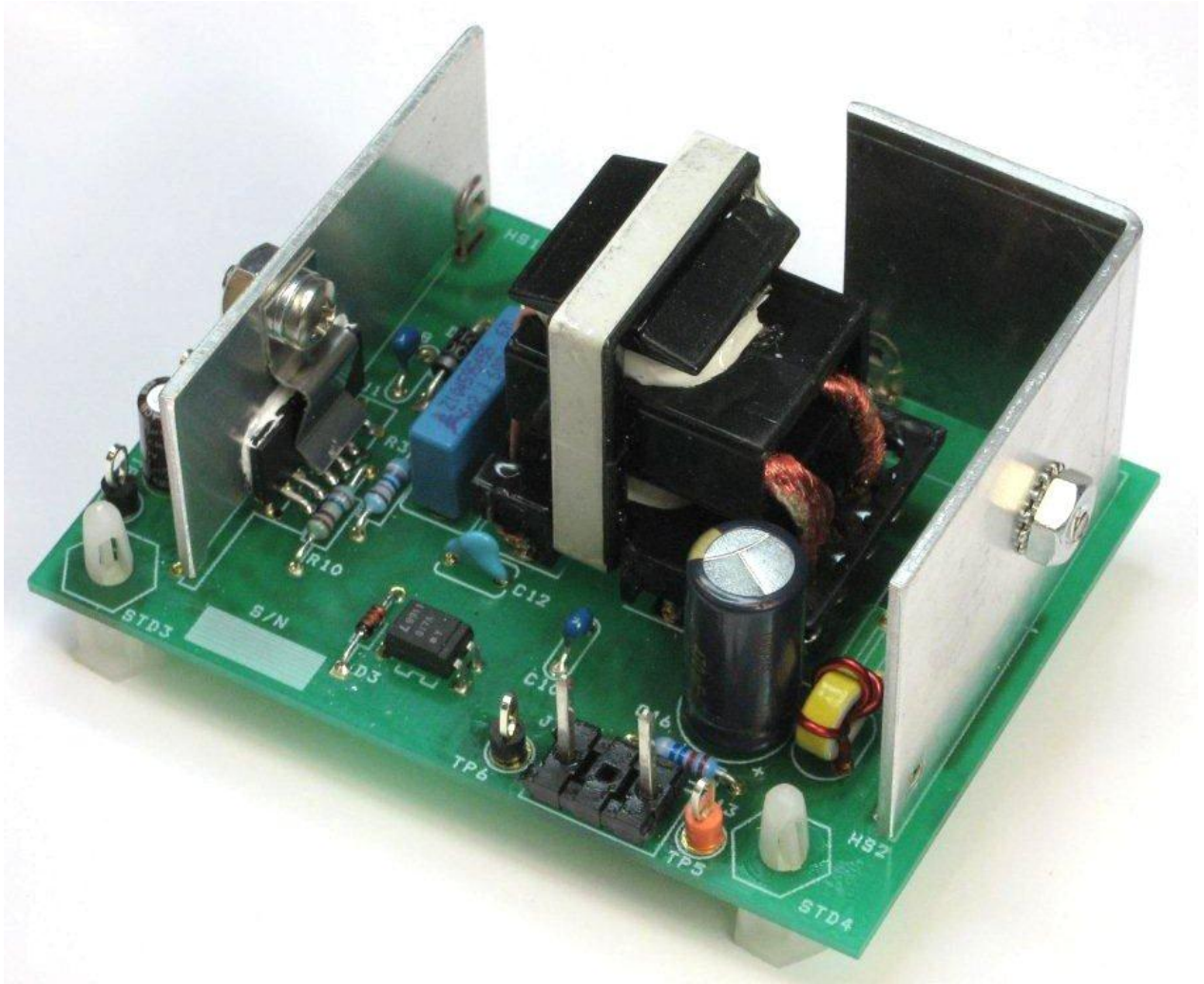


그림 3 - 소자가 장착된 회로 기판 사진(Side 면)(2)



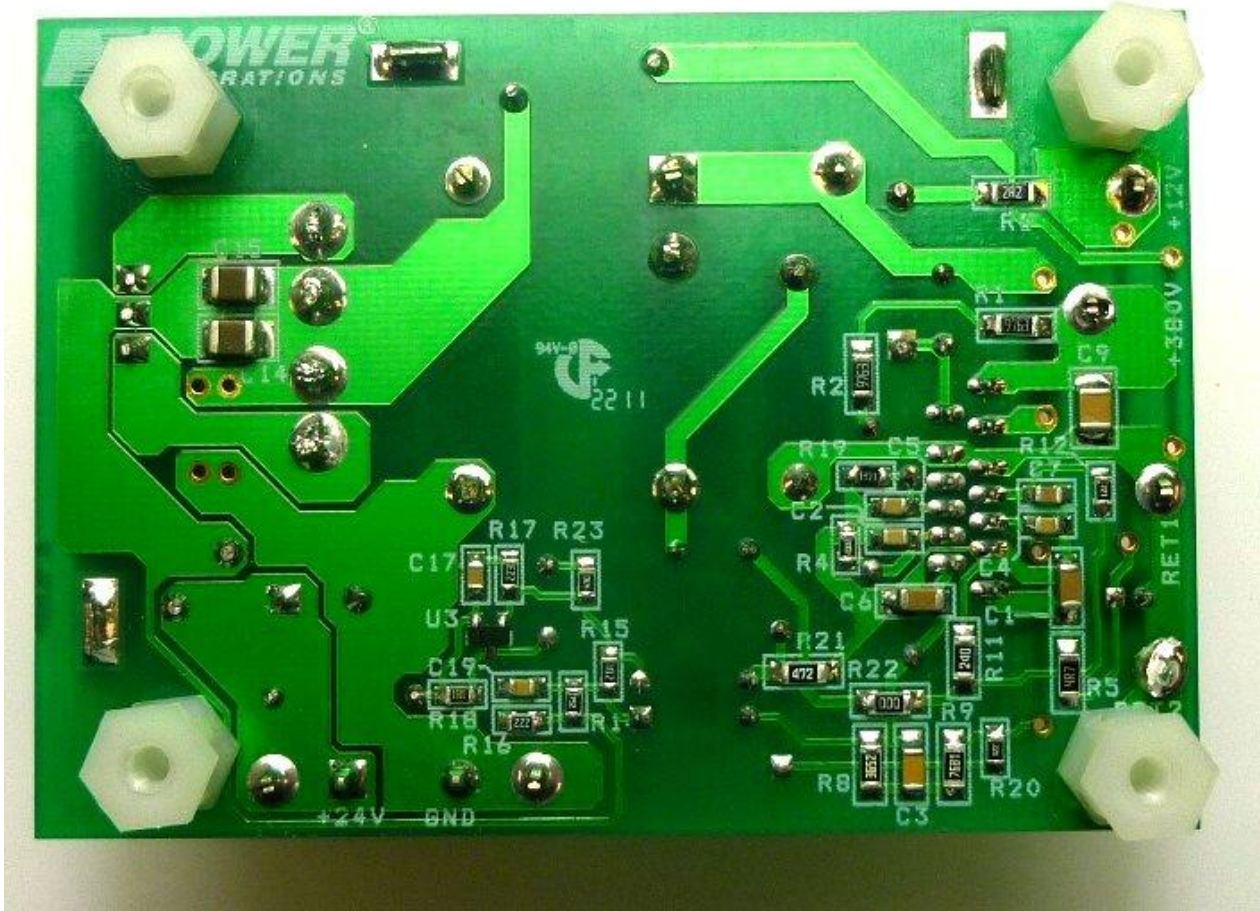


그림 4 - 소자가 장착된 회로 기판 사진(Bottom 면)



2 파워 서플라이 사양

아래 표는 설계의 최소 허용 성능을 나타냅니다. 실제 성능은 결과 섹션에 나열되어 있습니다.

설명	기호	최소	일반	최대	단위	설명
입력						
DC 버스 전압	V_{IN}	300	380	420	VDC	DC 입력만 15V 가 넘는 경우 U1 이 손상될 수 있음
VCC 전압	V_{CC}	11.4		14.5	VDC	
무부하 시의 입력 전력(380VDC)			해당 없음		W	
스타트업 전압	V_{START}		360		VDC	
셧다운 전압	V_{STOP}		285		VDC	
출력						± 5% 20MHz 대역폭
출력 전압	V_{OUT}	22.8	24	25.2	V	
출력 P-P 리플 전압	V_{RIPPLE}			240	mV	
출력 전류	I_{OUT}	0	6.25	6.25	A	
총 출력 전력						
연속 출력 전력	P_{OUT}			150	W	
피크 출력 전력	P_{OUT_PEAK}			150	W	
효율						25°C, 380VDC 입력에서 측정
20% 부하	η	93.0	93.5		%	
50% 부하	η	95.0	96		%	
100% 부하	η	94.7	95.5		%	
치수		82.5 x 58.4 x 34.8			mm	길이 x 폭 x 높이
주변 온도	t_{AMB}	0		40	°C	높은 주변 온도에서 동작하려면 IC1 및 출력 다이오드 모두에 쉐털 임피던스 히트싱크가 필요합니다



3 회로도

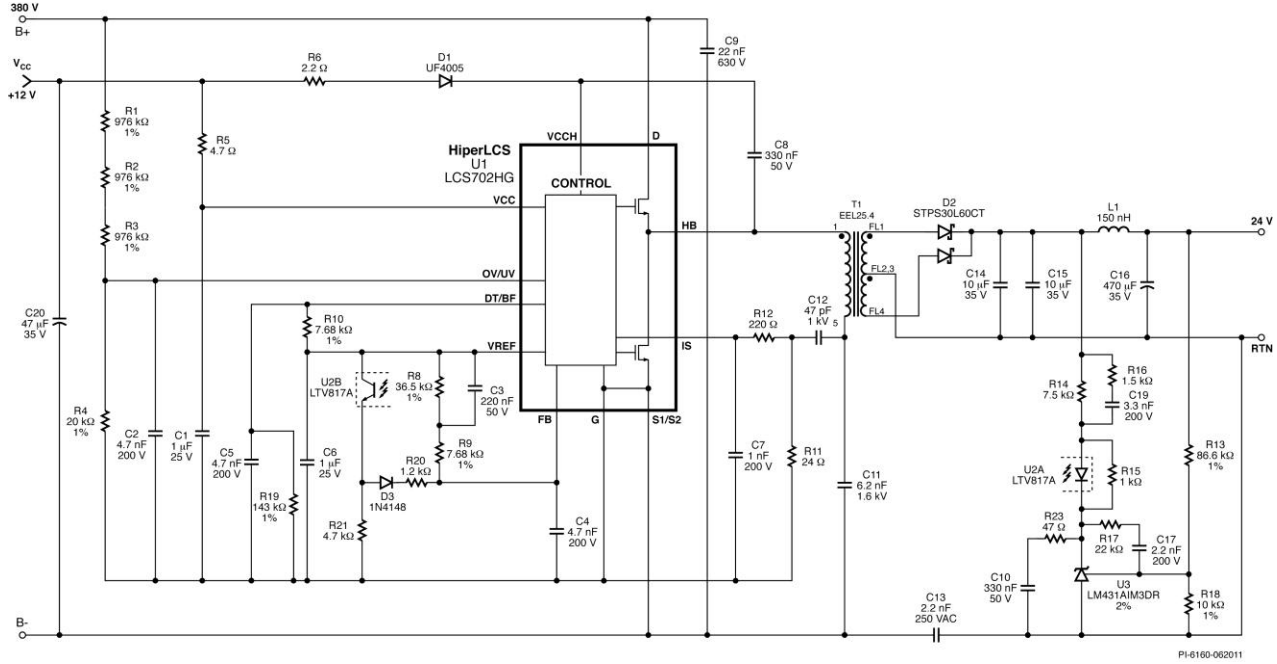


그림 5 - 회로도



4 회로 설명

그림 5 의 회로도 는 HiperLCS 디바이스 동작을 설명하기 위해 LCS702HG 를 사용하여 구현된 24V, 150W LLC DC-DC 컨버터를 보여 줍니다. 380V 의 정격 DC 입력 전압 및 12V 바이어스 전압이 공급되도록 설계되었습니다.

RD-239 가 제대로 동작하기 위해서는 단자에 직접 연결된 +380V 입력과 그라운드 사이에 최소 10 μ F 의 커패시터를 함께 사용해야 합니다.

4.1 1 차측

집적 회로 U1 은 LLC 공진형 하프 브리지(HB) 컨버터에 필요한 컨트롤 회로, 드라이버 및 출력 MOSFET 를 포함하고 있습니다. U1 의 HB 출력은 블로킹/공진형 커패시터(C11)를 통해 출력 트랜스포머 T1 으로 연결됩니다. 이 커패시터의 정격은 동작 리플 전류를 만족해야 하며 고장 조건 중의 고전압을 견딜 수 있습니다.

트랜스포머 T1 은 53 μ H 의 누설 인덕턴스용으로 설계되었습니다. 다음 식에 따라 공진형 커패시터 C11 를 포함하고 1 차측 직렬 공진 주파수(약 278kHz)를 설정합니다.

$$f_R = \frac{1}{6.28\sqrt{L_L \times C_R}}$$

여기서 f_R 은 직렬 공진 주파수(Hertz)이고, L_L 은 트랜스포머 누설 인덕턴스(Henries)이며, C_R 은 공진형 커패시터(C11) 값(Farads)입니다.

1 차측 턴 수를 조정하여 트랜스포머 권선비를 설정했으므로 정격 입력 전압 및 풀 부하에서 동작 주파수는 앞서 설명된 공진 주파수에 근접하나 약간 작습니다.

트랜스포머 크기, 출력 필터 커패시턴스(세라믹 커패시터 사용) 및 효율을 고려했을 때 250kHz 동작 주파수가 적절하다는 것이 입증되었습니다.

코어 및 구리 손실을 고려하여 2 차측 권선 턴 수를 선택했습니다. 1 차측에는 AWG #44 리츠선을, 2 차측에는 AWG #42 리츠선을 사용했으며 이러한 조합으로 동작 주파수(약 250 kHz)에서 높은 효율을 제공합니다. 보빈의 활용도(사용가능한 공간) 및 구리 손실 간의 균형을 맞추어 리츠선의 각 게이지 내 가닥 수를 선택했습니다.

선택된 코어 재료는 NC-2H(Nicera)입니다. 이 재료는 허용 가능한(낮은 손실) 성능을 제공하나 PC95(TDK)처럼 고주파수 동작에 보다 적합한 재료를 선택하면 코어 손실이 더 감소하고 효율이 증가합니다.

U1 의 하이 사이드 드라이버에 전력을 공급하는 부트스트랩 회로는 D1, R6 및 C8 으로 구성됩니다.



부품 C20, R5 및 C1 은 U1 용 V_{CC} 서플라이인 +12V 입력을 필터링하고 바이패스합니다.
참고: V_{CC} 전압이 15V 를 초과하는 경우 U1 이 손상될 수 있습니다.

전압 분배기 R1-R4 는 U1 의 고전압 턴온, 턴오프와 과전압 기준값을 설정합니다. 전압 분배기 값을 통해 360VDC 에서 LLC 턴온 지점이, 285VDC 에서 턴오프 지점이, 473VDC 에서 입력 과전압 턴오프 지점이 설정됩니다. 내장된 히스테리시스는 280VDC 에서 저전압 턴오프 지점을 설정합니다.

커패시터 C9 는 U1 의 D 및 S1/S2 핀 사이를 짧은 패턴으로 연결된 +380V 입력용 고주파 바이패스 커패시터입니다.

커패시터 C12 는 C11 과 함께 전류 분배기를 형성하며 1 차측 전류 부분을 샘플링하는 데 사용됩니다. 저항 R11 이 이 전류를 감지하고 결과 신호는 R12 및 C7 에 의해 필터링됩니다. 커패시터 C12 는 고장 조건 중의 피크 전압에 맞춰 다시 지정되어야 하며 금속 필름, SL 세라믹 또는 NPO/COG 세라믹과 같은 안정적인 저손실 유전체를 사용해야 합니다. RD-239 에 사용되는 커패시터는 "SL" 온도 특성을 갖는 세라믹디스크로, 일반적으로 CCFL 튜브용 드라이버에 사용됩니다. 선택한 값은 다음 식에 따라 5.5 A 에서 1 사이클(빠름) 전류 제한과 3 A 에서 7 사이클(느림) 전류 제한을 설정합니다.

$$I_{CL} = \frac{0.5}{\left(\frac{C12}{C11+C12}\right) \times R11}$$

I_{CL} 은 7 사이클 전류 제한(암페어)이고, R11 은 전류 제한 저항(Ohm)이며, C11 및 C12 는 각각 공진형 및 전류 샘플링 커패시터(나노패럿)입니다. 1 사이클 전류 제한의 경우 위 식에서 0.5V 를 0.9V 로 바꿉니다.

저항 R12 및 커패시터 C7 은 1 차측 전류 신호를 IS 핀으로 필터링합니다. 저항 R12 의 권장값은 220Ω입니다. C7 값은 노이즈로 인한 불필요한 고장을 방지하기 위해 1nF 로 설정되나 위에 계산된 대로 전류 제한 설정 값에 실제로 영향을 줄만큼 높지는 않습니다. 이러한 부품은 효율성을 최대화하기 위해 IS 핀 가까이 배치해야 합니다. IS 핀은 마이너스 전류를 견딜 수 있으므로 전류 센싱에 복잡한 정류 구성이 필요하지 않습니다.

저항 R10 은 데드 타임을 330nS 으로 설정하고 U1 에 대한 최대 동작 주파수를 773kHz 로 설정합니다. U1 의 F_{MAX} 입력은 C5 에 의해 필터링됩니다. R10 및 R19 의 조합에서도 U1 용으로 버스트 모드 "1"을 선택합니다. 그러면 하위 및 상위 버스트 기준 주파수가 각각 338 kHz 및 386 kHz 로 설정됩니다.



FEEDBACK 핀은 FEEDBACK 핀으로의 μA 당 2.6kHz 의 근사치 특성을 갖습니다. FEEDBACK 핀에 흐르는 전류에 따라 U1 의 동작 주파수가 높아지고 출력 전압이 낮아집니다. R8 및 R9 의 직렬 조합은 U1 에 대한 최소 동작 주파수를 약 115 kHz 로 설정합니다. 이 값은 풀 부하 및 최소 벌크 커패시터 전압에서 레귤레이션에 필요한 주파수보다 약간 낮게 설정됩니다. 저항 R8 은 C3 에 의해 바이패스되며 피드백 루프 오픈 시, 초기에 FEEDBACK 핀으로 보다 높은 전류가 흐르도록 하여 스타트업 시 출력 소프트 스타트를 실행합니다. 그러면 시작되는 스위칭 주파수가 높아진 후 출력 전압이 레귤레이션에 도달할 때까지 감소됩니다. 저항 R9 는 일반적으로 R10 과 동일한 값으로 설정되므로 소프트 스타트 시 초기 주파수는 R10 에서 설정된 값과 마찬가지로 최대 스위칭 주파수와 동일합니다. R9 값이 이보다 작은 경우 입력 전압이 적용될 때 스위칭이 발생할 때까지 지연이 발생합니다.

옵토커플러 U2 는 R20 을 통해 U1 의 피드백을 동작시키는데 R20 은 FEEDBACK 핀으로 흐르는 최대 옵토커플러 전류를 제한하는 역할을 합니다. 커패시터 C4 는 FEEDBACK 핀을 필터링합니다. 저항 R21 은 옵토커플러의 부하로 동작하여 비교적 높은 정지 전류(quiescent current)에서 강제 실행하므로 게인이 증가합니다. 저항 R20 및 R21 역시 큰 신호 단계 응답 및 버스트 모드 출력 리플을 개선합니다. 다이오드 D3 은 F_{MAX} /소프트 스타트 네트워크에서 R21 을 절연시킵니다.

4.2 출력 정류

트랜스포머 T1 의 출력이 D2 및 C14, C15 에 의해 필터링되고 정류됩니다. 이러한 커패시터들은 출력 리플 정격 전류에 맞게 신중하게 선택된 X5R 유전체입니다. 표준 Z5U 커패시터는 이 애플리케이션에서 효과가 없습니다. 출력 정류기 D2 는 고효율을 위해 선택된 60V 쇼트키 정류기입니다. 트랜스포머 2 차측 권선을 서로 꼬아서 사용하면(섹션 8 의 트랜스포머 구성 정보 참조) 2 차측 하프 간의 누설 인덕턴스가 감소되고 PIV 의 최저값이 57V 로 감소되며 이로 인해 고효율의 60V 쇼트키 다이오드를 사용할 수 있습니다. L1 및 C16 가 추가적인 필터 기능을 합니다. 커패시터 C16 역시 LLC "가상" 출력 직렬 R-L 과 세라믹 출력 커패시터 C14 및 C15 에 의한 LLC 출력 임피던스 피크(약 30kHz)를 댐핑합니다. 또한 빠르고 높은 진폭 부하 단계에 대한 응답도 향상됩니다. 저항 R13 및 R18 은 U3 레퍼런스 전압과 함께 서플라이의 출력 전압을 설정합니다. 에러 애플리파이어 U3 은 R14 를 통해 피드백 옵토커플러 U2 를 구동합니다. 부품 C17, C19, R14, R16, R17 및 R21 은 서플라이의 게인-위상 특성을 결정합니다. 정격 및 과도한 부하/입력 전압 조합에서 안정적인 동작을 제공하기 위한 값이 선택됩니다. 저항 R15 를 사용하면 옵토커플러 U2 의 LED 에 전류 흐름이 발생하지 않는 경우 U3 에서 최소 필요 동작 전류가 흐르도록 할 수 있습니다. C10 및 R23 은 "소프트 피니쉬"를 제공하여 턴온에서 출력 오버슈트를 제거합니다. 저항 R23 이 C23 에 제공하는 ESR 은 TL431(U3)의 출력 임피던스가 게인-위상 응답보다 우선할 만큼 충분히 높습니다.





추가 정보

스마트폰과 www.neoreader.com 에서
제공되는 무료 소프트웨어(또는
스마트폰의 앱 스토어에서 제공되는
다른 모든 무료 QR 코드 리더기)를
사용하면 당사 웹 사이트의 관련
콘텐츠에 연결할 수 있습니다.



5 PCB 레이아웃

0.042 DIA. SLOTS x 2

0.050 DIA.x 0.180 LONG SLOTS x 3

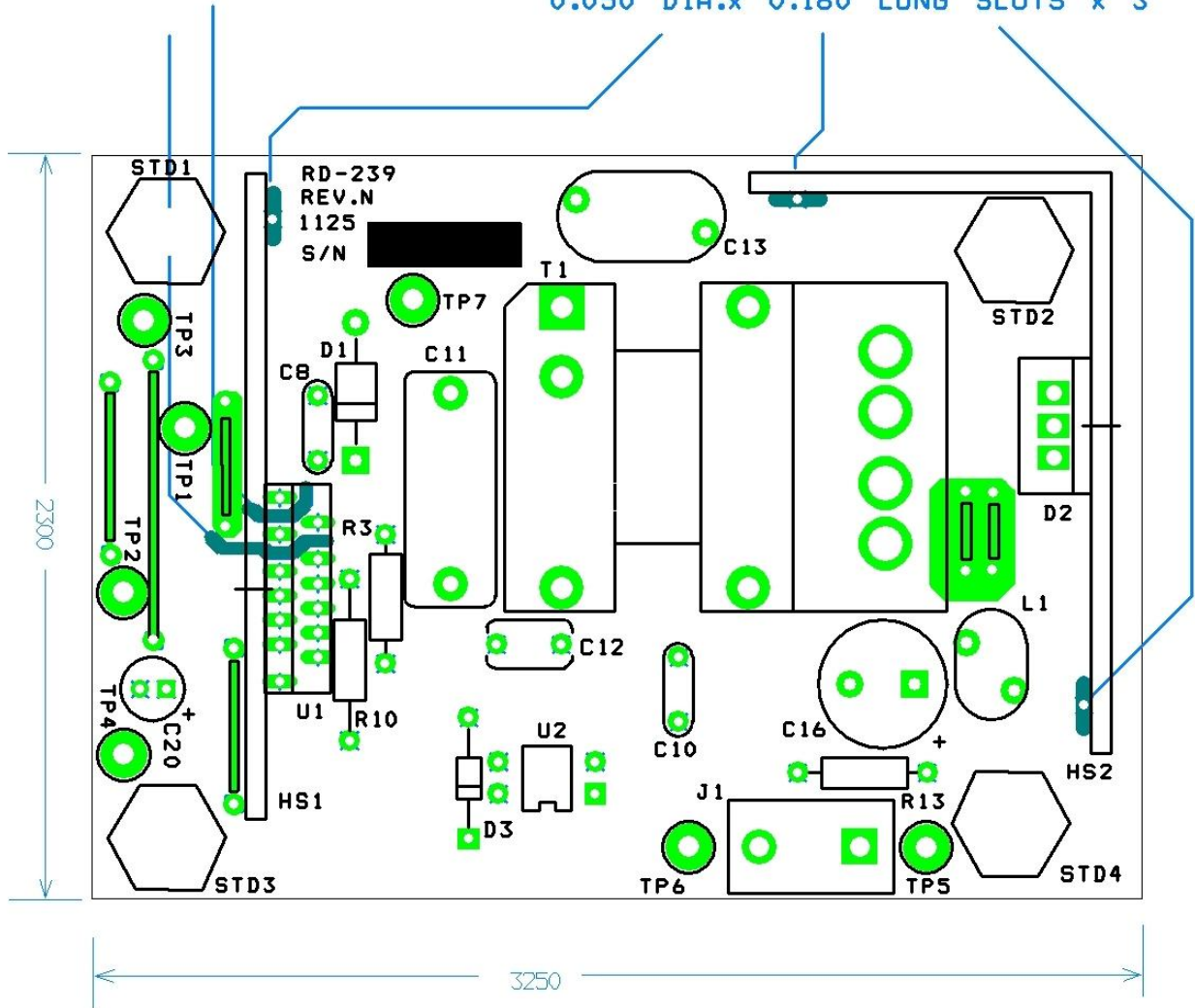


그림 6 - 인쇄 회로 레이아웃(Top 면)



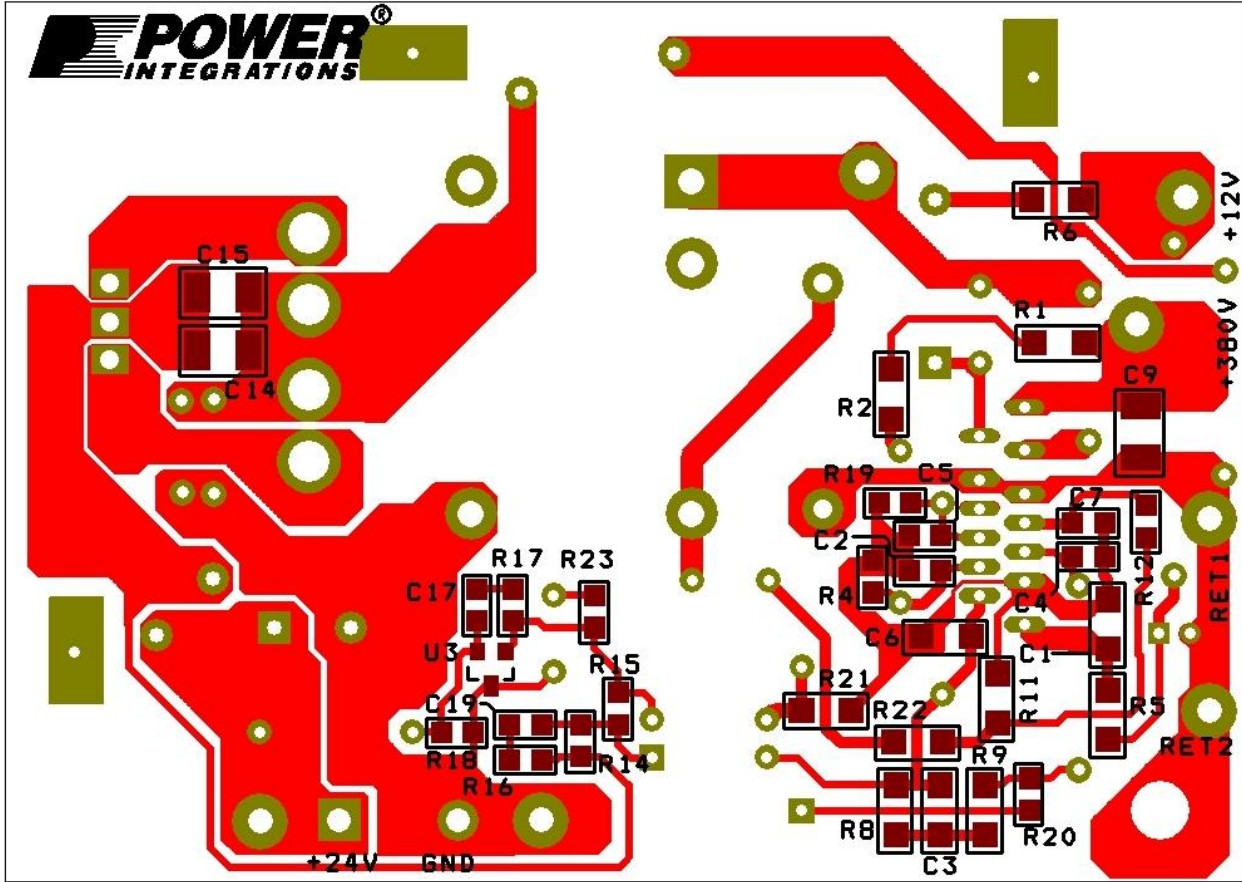


그림 7 - 인쇄 회로 레이아웃(Bottom 면)



6 부품 목록

항목	수량	레퍼런스 설계	설명	부품 제조 번호	제조
1	2	C1 C6	1 μ F, 25V, 세라믹, X7R, 1206	C3216X7R1E105K	TDK
2	3	C2 C4 C5	4.7nF, 200V, 세라믹, X7R, 0805	08052C472KAT2A	AVX
3	1	C3	220nF, 50V, 세라믹, X7R, 1206	ECJ-3YB1H224K	Panasonic
4	1	C7	1nF, 200V, 세라믹, X7R, 0805	08052C102KAT2A	AVX
5	2	C8 C10	330nF, 50V, 세라믹, X7R	FK24X7R1H334K	TDK
6	1	C9	22nF, 630V, 세라믹, X7R, 1210	GRM32QR72J223KW01L	Murata
7	1	C11	6.2nF, 1,600V, 필름	B32672L1622J000	Epcos
8	1	C12	47pF, 1kV, 디스크 세라믹	DEA1X3A470JC1B	Murata
9	1	C13	2.2nF, 세라믹, Y1	440LD22-R	Vishay
10	2	C14 C15	10 μ F, 35V, 세라믹, X5R, 1210	GMK325BJ106KN-T	Taiyo Yuden
11	1	C16	470 μ F, 35V, 전해, 매우 낮은 ESR, 23m Ω , (10 x 20)	EKZE350ELL471MJ20S	Nippon Chemi-Con
12	1	C17	2.2nF, 200V, 세라믹, X7R, 0805	08052C222KAT2A	AVX
13	1	C19	3.3nF, 200V, 세라믹, X7R, 0805	08052C332KAT2A	AVX
14	1	C20	47 μ F, 35V, 전해, 범용, (5 x 11)	ECA-1VHG470	Panasonic
15	1	D1	600V, 1A, 초고속 복구, 75ns, DO-41	UF4005-E3	Vishay
16	1	D2	60V, 30 A, 듀얼 쇼트키, TO-220AB	STPS30L60CT	ST Micro
17	1	D3	75V, 300mA, 빠른 스위칭, DO-35	1N4148TR	Vishay
18	1	ESIPCLIP M4 METAL1	히트싱크 하드웨어, 옛지 클립, 20.76mm L x 8mm W x 0.015mm Thk	NP975864	Aavid Thermalloy
19	1	HS1	히트싱크, 다이오드, 커스텀, Al, 3003, 0.62Thk		커스텀
20	1	HS2	히트싱크, 다이오드, 커스텀, Al, 3003, 0.062Thk		커스텀
21	1	J1	3위치(1 x 3) 헤더, 0.156피치, 수직, 제거된 중간 핀	26-48-1031	Molex
22	1	L1	커스텀, 150nH, +/- 15%, Micrometals T30-26 트로이드 코어에서 구성	SNX R1595	Santronics USA
23	2	NUT1 NUT2	Nut, Hex, Kep 6-32, 아연 판	6CKNTZR	RoHS를 준수하는 모든 제조업체
24	2	R1 R2	976k Ω , 1%, 1/4W, 두꺼운 필름, 1206	ERJ-8ENF9763V	Panasonic
25	1	R3	976k Ω , 1%, 1/4W, 금속 필름	MFR-25FBF-976K	Yageo
26	1	R4	20k Ω , 1%, 1/8W, 두꺼운 필름, 0805	ERJ-6ENF2002V	Panasonic
27	1	R5	4.7 Ω , 5%, 1/4W, 두꺼운 필름, 1206	ERJ-8GEYJ4R7V	Panasonic
28	1	R6	2.2 Ω , 5%, 1/4W, 두꺼운 필름, 1206	ERJ-8GEYJ2R2V	Panasonic
29	1	R8	36.5k Ω , 1%, 1/4W, 두꺼운 필름, 1206	ERJ-8ENF3652V	Panasonic
30	1	R9	7.68k Ω , 1%, 1/4W, 두꺼운 필름, 1206	ERJ-8ENF7681V	Panasonic
31	1	R10	7.68k Ω , 1%, 1/4W, 금속 필름	MFR-25FBF-7K68	Yageo
32	1	R11	24 Ω , 5%, 1/4W, 두꺼운 필름, 1206	ERJ-8GEYJ240V	Panasonic
33	1	R12	220 Ω , 5%, 1/8W, 두꺼운 필름, 0805	ERJ-6GEYJ221V	Panasonic
34	1	R13	86.6k Ω , 1%, 1/4W, 금속 필름	MFR-25FBF-86K6	Yageo
35	1	R14	7.5k Ω , 5%, 1/8W, 두꺼운 필름, 0805	ERJ-6GEYJ752V	Panasonic
36	1	R15	1k Ω , 5%, 1/8W, 두꺼운 필름, 0805	ERJ-6GEYJ102V	Panasonic
37	1	R16	1.5k Ω , 5%, 1/8W, 두꺼운 필름, 0805	ERJ-6GEYJ152V	Panasonic
38	1	R17	22k Ω , 5%, 1/8W, 두꺼운 필름, 0805	ERJ-6GEYJ223V	Panasonic
39	1	R18	10k Ω , 1%, 1/8W, 두꺼운 필름, 0805	ERJ-6ENF1002V	Panasonic
40	1	R19	143k Ω , 1%, 1/8W, 두꺼운 필름, 0805	ERJ-6ENF1433V	Panasonic
41	1	R20	1.2k Ω , 5%, 1/8W, 두꺼운 필름, 0805	ERJ-6GEYJ122V	Panasonic
42	1	R21	4.7k Ω , 5%, 1/4W, 두꺼운 필름, 1206	ERJ-8GEYJ472V	Panasonic
43	1	R22	0 Ω , 5%, 1/4W, 두꺼운 필름, 1206	ERJ-8GEY0R00V	Panasonic



44	1	R23	47Ω, 5%, 1/8W, 두꺼운 필름, 0805	ERJ-6GEYJ470V	Panasonic
45	2	RTV1 RTV2	열전도성 실리콘 그리스	120-SA	Wakefield
46	2	SCREW1 SCREW2	나사 절삭기 PHIL 6-32 X 5/16 SS	PMSSS 632 0031 PH	Building Fasteners
47	4	STD1 STD2 STD3 STD4	포스트, 회로 기판, 암, Hex, 6-32, 스냅, 0.375L, 나일론	561-0375A	Eagle Hardware
48	1	T1	커스텀 트랜스포머, 보빈, EEL25.4, 수직형, 11핀(2핀 장착)	SNX R1545	Santronics USA
49	1	TP1	테스트 지점, YEL, 스루홀 장착	5014	Keystone
50	3	TP2 TP4 TP6	테스트 지점, BLK, 스루홀 장착	5011	Keystone
51	1	TP3	테스트 지점, RED, 스루홀 장착	5010	Keystone
52	1	TP5	테스트 지점, ORG, 스루홀 장착	5013	Keystone
53	1	TP7	테스트 지점, WHT, 스루홀 장착	5012	Keystone
54	1	U1	HiperLCS, ESIP16/13	LCS702HG	Power Integrations
55	1	U2	옴토커플러, 35V, CTR 80-160%, 4-DIP	LTV-817A	Liteon
56	1	U3	IC, REG ZENER SHUNT ADJ SOT-23	LM431AIM3/NOPB	National Semr
57	2	WASHER1 WASHER2	평와셔 #6, SS, 아연 판, 0.267 OD x 0.143 ID x 0.032 Thk	620-6Z	Olander



7 트랜스포머 설계 스프레드시트

HiperLCS_041311, Rev.1.0, Copyright Power Integrations 2011	입력	정보	출력	단위	HiperLCS_041311_Rev1-0.xls, HiperLCS 하프 브리지, 연속 모드 LLC 공진 컨버터 설계 스프레드시트
입력 파라미터 입력					
VBULK_NOM			380	V	정격 LLC 입력 전압
Vbrownout			280	V	브라운아웃(Brownout) 기준값 전압. 전압이 이 값 아래로 떨어지면 HiperLCS 가 셧다운됩니다. 허용되는 값은 VBULK_NOM 의 65%에서 76% 사이입니다. 최대 출력 유지 시간을 65%로 설정합니다
Vbrownin			353	V	벌크 커패시터의 스타트업 기준값
VOV_shut			465	V	벌크 전압의 OV 보호
VOV_restart			448	V	OV 보호 후 리스타트 전압
CBULK			103	uF	유지 시간 요구 사항을 충족하기 위해 벌크 커패시터 값 최소화, 유지 시간 및 Vbulkmin 을 조정하여 벌크 커패시터 값 변경
tHOLDUP			21.8	ms	벌크 커패시터 출력 유지 시간
LLC(2 차측) 출력 입력				스프레드시트에서는 2 차측의 AC 적층을 가정합니다	
VO1	24.00		24.0	V	메인 출력 전압. 스프레드시트에서는 레귤레이션된 출력이라고 가정합니다
IO1	6.25		6.3	A	메인 출력 최대 전류
VD1	0.60		0.60	V	메인 출력의 다이오드 순방향 전압
PO1			150	W	1 차 LLC 출력의 출력 전력
VO2			0.0	V	2 차 출력 전압
IO2			0.0	A	2 차 출력 전류
VD2			0.70	V	2 차 출력의 다이오드 순방향 전압
PO2			0.00	W	2 차 LLC 출력의 출력 전력
P_LLC			150	W	지정된 LLC 출력 전력
LCS 디바이스 선택					
디바이스	LCS702		LCS702		LCS 디바이스
RDSON(최대)			1.39	Ω	선택한 디바이스의 RDSON(최대)
Coss			250	pF	선택한 디바이스의 등가 Coss
Cpri			40	pF	1 차측 트랜스포머의 부유 커패시턴스
PCOND_LOSS			1.4	W	정격 라인 및 풀 부하의 전도성 손실
TMAX_HS			90	°C	최대 히트싱크 온도
Theta J-HS			9.1	°C/W	열 저항 정션-히트싱크(그리스 포함 및 절연체 제외)
예상 정션 온도			102	°C	예상 정션 온도
Ta max			50	°C	예상 최대 주변 온도
Theta HS-A			29	°C/W	필요한 열 저장 히트싱크-주변
LLC 공진 파라미터 및 트랜스포머 계산(빨간색 곡선 생성)					
Po			154	W	LLC 컨버터의 출력(다이오드 손실 포함)
Vo			24.60	V	트랜스포머 권선에서의 메인 출력(다이오드 전압 강하 포함)
f_target			250	kHz	PFC 및 LLC 의 필요한 풀 부하 스위칭 주파수. 66kHz-300kHz, 250kHz 권장
Lpar			287	uH	병렬 인덕턴스. (Lpar = Lopen - Lres(집적 트랜스포머), Lpar = Lmag(비집적 낮은 누설 트랜스포머))



Lpri			340	uH	집적 트랜스포머의 경우 1 차측 오픈 회로 인덕턴스, 낮은 누설 트랜스포머의 경우 1 차측 인덕턴스와 직렬 인덕터의 합계. 비어 있는 경우 자동 계산되어 ZVS 손실에 대해 필요한 값을 Vnom 의 80%로 표시합니다
Lres	53.00		53.0	uH	집적 트랜스포머의 직렬 인덕턴스 또는 1 차측 누설 인덕턴스, 비어 있는 경우 K=4 에 대해 자동 계산이 실행됩니다
Kratio			5.4		Lpar 과 Lres 의 비율. $2.1 < K < 11$ 이 되도록 K 값을 유지합니다. 기본 설정 Lres 는 $K < 7$ 입니다
Cres	6.20		6.2	nF	직렬 공진 커패시터. 빨간색 배경 셀에서 빨간색 그래프가 생성됩니다. Lpar, Lres, Cres 및 n_RATIO_red_graph 를 비워 두면 자동으로 계산됩니다
Lsec			5.098	uH	메인 출력 1 개 위상의 2 차측 인덕턴스. 값을 측정 및 입력하거나 f_predicted 가 측정된 것과 일치할 때까지 값을 조정합니다
m			50	%	누출 분산 요소(1 차측과 2 차측 사이). 99%는 누출이 대부분 1 차측에 있음을 나타냅니다
n_eq			7.50		LLC 등가 회로 이상적인 트랜스포머의 권선비
Npri	49.0		49.0		1 차측 권선 턴 수. 입력을 비워 두면 f_predicted = f_target 이 되도록 기본값이 자동 계산됩니다
Nsec	6.0		6.0		2 차측 턴 수(메인 출력의 각 위상). 기본값은 BAC<=2000 가우스를 유지하는 것으로 예상
f_predicted			280	kHz	정격 입력 전압 및 풀 부하의 예상 주파수. n_Ratio 및 1 차측 턴 수의 영향을 크게 받습니다
f_res			278	kHz	직렬 공진 주파수(직렬 인덕턴스 Lres 및 C 로 정의)
f_brownout			180	kHz	VBULK_MIN, 풀 부하의 스위칭 주파수
f_par			110	kHz	병렬 공진 주파수(Lpar+Lres 및 C 로 정의)
f_inversion			164	kHz	최소 주파수(Vbrownout 및 풀 부하 시). HiperLCS 최소 주파수를 이 값으로 설정합니다. 이 주파수 아래에서 동작하면 개인 반전 영역에서 동작하지 않게 됩니다
Vinversion			256	V	낮은 주파수 개인 반전 지점 전에 LLC 파워트레인의 최소 입력 전압. 최적 값은 동일한 Vbrownout 입니다
RMS 전류 및 전압					
IRMS_LLC_Primary			0.99	A	1 차측 권선 RMS 전류(풀 부하 및 정격 입력 전압(Vbulk) 시) 및 fnominal_actual
권선 1(낮은 2 차측 전압) RMS 전류			4.8	A	권선 1(낮은 2 차측 전압) RMS 전류
낮은 2 차측 커패시터 RMS 전류			2.8	A	낮은 2 차측 커패시터 RMS 전류
권선 2(높은 2 차측 전압) RMS 전류			0.0	A	권선 2(높은 2 차측 전압) RMS 전류
높은 2 차측 커패시터 RMS 전류			0.0	A	높은 2 차측 커패시터 RMS 전류
Cres_Vrms			91	V	공진 커패시터 AC RMS 전압(풀 부하 및 정격 입력 전압 시)
기준 트랜스포머 시험 - (파란색 곡선 생성)					
새로운 1 차측 턴 수			49.0		시험 트랜스포머 1 차측 턴 수. 기본값은 공진 섹션에서 가져옵니다
새로운 2 차측 턴 수			6.0		시험 트랜스포머 2 차측 턴 수. 기본값은 공진 섹션에서 가져옵니다
새 Lpri			340	uH	시험 트랜스포머 오픈 회로 인덕턴스. 기본값은 공진 섹션에서 가져옵니다
새 Cres			7.6	nF	직렬 커패시터의 시험 값(비워 두면 계산된 값이 선택되어 f_res = f_target)
새로운 예상 Lres			53.0	uH	시험 트랜스포머 예상 Lres
새로운 예상 Lpar			287	uH	시험 트랜스포머의 예상 Lpar 값



새로운 예상 Lsec			5.098	uH	2 차측 누설 인덕턴스의 예상 값
새 Kratio			5.4		시험 트랜스포머의 Lpar 과 Lres 의 비율
새로운 등가 회로 트랜스포머 권선비			7.50		예상 유효 트랜스포머 권선비
새로운 역 V 파워트레인			246	V	벌크 커패시터의 전압으로, 이 값보다 낮으면 ZVS 가 손실됩니다
f_res_trial			250	kHz	새로운 직렬 공진 주파수
f_predicted_trial			252	kHz	새로운 정격 동작 주파수
IRMS_LLC_Primary			1.01	A	1 차측 권선 RMS 전류(풀 부하 및 정격 입력 전압(Vbulk) 시) 및 f_predicted_trial
권선 1(낮은 2 차측 전압) RMS 전류			5.0	A	출력 1 권선을 통한 RMS 전류, 절반 사인파 파형으로 가정
낮은 2 차측 커패시터 RMS 전류			3.2	A	낮은 2 차측 커패시터 RMS 전류
권선 2(높은 2 차측 전압) RMS 전류			5.0	A	출력 2 권선을 통한 RMS 전류. 출력 1 권선은 출력 2 권선 위에 AC 적층한 것입니다
높은 2 차측 커패시터 RMS 전류			0.0	A	높은 2 차측 커패시터 RMS 전류
트랜스포머 코어 계산(공진 파라미터 섹션에서 계산)					
트랜스포머 코어	EEL25		EEL25		트랜스포머 코어
Ae			0.4	cm^2	트랜스포머 코어 단면적 입력
Ve			3.0	cm^3	코어 부피 입력
Aw			107.9	mm^2	체적
Bw			22.0	mm	총 보빈 폭
손실 밀도			200.0	mW/cm^3	스위칭 주파수 및 BAC 에서 단위 부피당 손실 입력(단위는 kW/m^3 와 동일)
MLT			3.1	cm	턴당 평균 길이
N_CHAMBERS			2.0		보빈 섹션 수
W_SEP			3.0	mm	권선 격리벽 거리(권선 영역이 손실됨)
전력 손실			0.6	W	예상 코어 손실
Bpkfmin			141	mT	최소 주파수에서의 첫 번째 사분면 피크 자속 밀도
BAC			181	mT	AC 피크-피크 자속 밀도(f_predicted 에서 계산, 풀 부하에서의 Vbulk)
1 차측 권선					
Npri			49.0		1 차측 턴 수. LLC 공진 섹션에서 결정
1 차측 게이지			44	AWG	1 차측 권선에 사용된 개별 전선 가닥 게이지
등가 1 차측 미터법 전선 게이지			0.050	mm	등가 전선 지름(미터 단위)
1 차측 리즈 가닥 수	125		125		리츠선의 가닥 수. 리즈가 아닌 1 차측 권선의 경우 1 로 설정
1 차측 권선 배분 계수			50	%	1 차측 창 배분 계수 - 1 차측에 할당된 권선 공간의 백분율
AW_P			47	mm^2	1 차측의 권선 체적
필 팩터			43%	%	1 차측 권선의 % 필 팩터(일반적인 최대치는 60%임)
Resistivity_25 C_Primary			75.42	m-ohm/m	저항률(미터당 milli-ohm)
1 차측 DCR 25C			114.42	m-ohm	25C 의 예상 저항
1 차측 DCR 100C			153.32	m-ohm	100C 에서의 예상 저항(25C 보다 약 33% 높음)
1 차측 RMS 전류			0.99	A	1 차측 권선을 통해 측정된 RMS 전류
ACR_Trif_Primary			245.31	m-ohm	측정된 AC 저항(100kHz, 실온), 100°C 권선 온도에 가깝게 하기 위해 1.33 을 곱함
1 차측 구리 손실			0.24	W	85C 에서 총 1 차측 권선 구리 손실



2 차측 권선 1(낮은 2 차측 전압 또는 단일 출력)					참조 - 전력 손실 계산은 2 차측의 각 권선 절반에 대해 수행됩니다
출력 전압			24.00	V	출력 전압(AC 적층 권선을 가정)
2 차측 1 턴 수			6.00		2 차측 권선 턴 수(각 위상)
2 차측 1 RMS 전류(합계, AC+DC)			4.8	A	출력 1 권선을 통한 RMS 전류, 절반 사인파 파형으로 가정
권선 전류(DC 부품)			3.13	A	권선 전류의 DC 부품
권선 전류(AC RMS 부품)			3.68	A	권선 전류의 AC 부품
2 차측 1 전선 게이지			42	AWG	2 차측 권선에 사용된 개별 전선 가닥 게이지
등가 1 차측 2 미터법 전선 게이지			0.060	mm	등가 전선 지름(미터 단위)
2 차측 1 리즈 가닥	270		270		리즈선에 사용된 가닥 수. 리즈가 아닌 비집적 트랜스포머의 경우 1 로 설정
Resistivity_25 C_sec1			21.96	m-ohm/m	저항률(미터당 milli-ohm)
DCR_25C_Sec1			4.08	m-ohm	25°C 에서 위상당 예상 저항(참조용)
DCR_100C_Sec1			5.47	m-ohm	100°C 에서 위상당 예상 저항(25°C 보다 약 33% 높음)
DCR_Ploss_Sec1			0.43	W	DC 저항으로 인한 예상 전력 손실(두 2 차측 위상 모두)
ACR_Sec1			8.75	m-ohm	측정된 위상당 AC 저항(100kHz, 실온), 100°C 권선 온도에 가깝게 하기 위해 1.33 을 곱함. ACR 의 기본값은 100°C 에서 DCR 값의 두 배입니다
ACR_Ploss_Sec1			0.24	W	예상 AC 구리 손실(두 2 차측 위상 모두)
총 권선 1 구리 손실			0.66	W	두 2 차측 위상에 대한 총(AC+DC) 권선 구리 손실
커패시터 RMS 전류			2.8	A	출력 커패시터 RMS 전류
Co1			4.8	uF	2 차측 1 출력 커패시터
커패시터 리플 전압			3.0	%	2 차측 1 출력 커패시터의 피크-피크 리플 전압
2 차측 권선 2(높은 2 차측 전압)					참조 - 전력 손실 계산은 2 차측의 각 권선 절반에 대해 수행됩니다
출력 전압			0.00	V	출력 전압(AC 적층 권선을 가정)
2 차측 2 턴 수			0.00		2 차측 권선 턴 수(각 위상). 2 차측 권선 1 위에 AC 적층
2 차측 2 RMS 전류(합계, AC+DC)			4.8	A	출력 2 권선을 통한 RMS 전류. 출력 1 권선은 출력 2 권선 위에 적층된 AC 입니다
권선 전류(DC 부품)			0.0	A	권선 전류의 DC 부품
권선 전류(AC RMS 부품)			0.0	A	권선 전류의 AC 부품
2 차측 2 전선 게이지			42	AWG	2 차측 권선에 사용된 개별 전선 가닥 게이지
등가 2 차측 2 미터법 전선 게이지			0.060	mm	등가 전선 지름(미터 단위)
2 차측 2 리즈 가닥			0		리즈선에 사용된 가닥 수. 리즈가 아닌 비집적 트랜스포머의 경우 1 로 설정
Resistivity_25 C_sec2			59292.53	m-ohm/m	저항률(미터당 milli-ohm)
트랜스포머 2 차측 MLT			3.10	cm	턴당 평균 길이
DCR_25C_Sec2			0.00	m-ohm	25°C 에서 위상당 예상 저항(참조용)
DCR_100C_Sec2			0.00	m-ohm	100°C 에서 위상당 예상 저항(25°C 보다 약 33% 높음)
DCR_Ploss_Sec1			0.00	W	DC 저항으로 인한 예상 전력 손실(두 2 차측 절반 모두)
ACR_Sec2			0.00	m-ohm	측정된 위상당 AC 저항(100kHz, 실온), 100°C 권선 온도에 가깝게 하기 위해 1.33 을 곱함. ACR 의 기본값은 100°C 에서 DCR 값의 두 배입니다



ACR_Ploss_Sec2			0.00	W	예상 AC 구리 손실(두 2 차측 절반 모두)
총 권선 2 구리 손실			0.00	W	두 2 차측 절반에 대한 총(AC+DC) 권선 구리 손실
커패시터 RMS 전류			0.0	A	출력 커패시터 RMS 전류
Co2			해당 없음	uF	2 차측 2 출력 커패시터
커패시터 리플 전압			해당 없음	%	2 차측 1 출력 커패시터의 피크-피크 리플 전압
트랜스포머 손실 계산				갭의 프린팅 지속 손실을 포함하지 않음	
1 차측 구리 손실(1 차측 섹션에서)			0.24	W	85C 에서 총 1 차측 권선 구리 손실
2 차측 구리 손실			0.66	W	2 차측 권선의 총 구리 손실
트랜스포머 총 구리 손실			0.91	W	트랜스포머의 총 구리 손실(1 차측+2 차측)
AW_S			46.59	mm^2	2 차측 권선의 체적
2 차측 필 팩터			33%	%	2 차측 권선의 % 필 팩터. 일반적으로 최대치는 60%(피복된 리즈) 및 75%(피복되지 않은 리즈)입니다.
신호 핀 저항 값					
데드 타임	330		330	ns	데드 타임
버스트 모드	1		1		버스트 모드 선택: 1, 2 및 3 은 히스테리시스를 가지며 주파수 기준값이 서로 다릅니다
f_max			773	kHz	최대 내부 클럭 주파수(데드 타임 설정에 따라 다름)
f_burst_start			338	kHz	버스트 모드의 하위 기준 주파수, 히스테리시스 제공. 버스트 오프 기간 후 리스타트 시의 스위칭 주파수입니다
f_burst_stop			386	kHz	버스트 모드의 상위 기준 주파수. 버스트 오프 기간이 중지되는 스위칭 주파수입니다
DT/BF 핀 상단 분배기 저항			7.62	k-ohms	DT/BF 핀과 VREF 핀 사이의 저항
DT/BF 핀 하단 분배기 저항			145	k-ohms	DT/BF 핀과 G 핀 사이의 저항
스타트 저항			7.62	k-ohms	스타트업 저항 - 소프트 스타트 커패시터와의 직렬 저항, 스타트업 시 FB 와 VREF 사이의 저항과 동일
스타트업 지연			0.0	ms	스타트업 지연; 스위칭이 시작되기 전의 지연 시간. 지연을 늘리려면 R_START 를 줄입니다
Rfmin			34.7	k-ohms	VREF 핀과 FB 핀 사이의 저항, 최소 동작 주파수로 설정. 이 저항과 Rstart 를 더하여 f_MIN 결정
C_softstart	0		0.2	uF	소프트 스타트 커패시터. 권장값은 0.1uF 와 10uF 사이입니다
Ropto			3.9	k-ohms	오프트 이미터와의 직렬 저항
OV/UV 핀 하단 저항	20.00		20.0	k-ohm	OV/UV 핀 분배기의 하단 저항
OV/UV 핀 상단 저항			2.92	M-ohm	OV/UV 핀 분배기의 총 상단 저항
LLC 용량성 분배기 전류 센싱 회로					
느린 전류 제한			2.78	A	8 사이클 전류 제한 - 브라운아웃 및 스타트업 동안 플러스의 하프 사이클 확인
빠른 전류 제한			5.00	A	1 사이클 전류 제한 - 스타트업 동안 플러스의 하프 사이클 확인
LLC 센싱 커패시터			47	pF	HV 센싱 커패시터, 메인 공진 커패시터와 전류 분배기 형성
RLLC 센싱 저항			23.9	Ω	LLC 전류 센싱 저항, 센싱 커패시터의 전류 감지
IS 핀 전류 제한 저항			220	Ω	센싱 R 의 전압이 -0.5V 보다 작을 때 센싱 저항에서 IS 핀 사이의 전류 제한
IS 핀 노이즈 필터 커패시터			1.0	nF	IS 핀 바이패스 커패시터. IS 핀 전류 제한 커패시터와 극점 형성
IS 핀 노이즈 필터 극점 주파수			724	kHz	이 극점은 IS 핀 신호를 감쇠시킵니다



손실 예산					
LCS 디바이스 전도성 손실			1.4	W	정격 라인 및 풀 부하의 전도성 손실
출력 다이오드 손실			3.8	W	예상 다이오드 손실
트랜스포머 예상 총 구리 손실			0.91	W	트랜스포머의 총 구리 손실(1 차측+2 차측)
트랜스포머 예상 총 코어 손실			0.6	W	예상 코어 손실
총 트랜스포머 손실			1.5	W	총 트랜스포머 손실
총 예상 손실			6.6	W	LLC 스테이지의 총 손실
예상 효율			96%	%	예상 효율
핀			157	W	LLC 입력 전력
2 차측 턴 수 및 전압 위치 조정 계산기					2 차측 턴 수를 선택하는 데 유용 - 출력은 스프레드시트의 다른 부분과 연결되지 않음
V1			24.00	V	목표 레귤레이션 출력 전압 Vo1. 슬레이브 출력에 미치는 영향을 확인하려면 변경
V1d1			0.60	V	Vo1 에 대한 다이오드 강하 전압
N1			6.00		Vo1 에 대한 총 턴 수
V1_Actaul			24.00	V	예상 출력
V2			0.00	V	목표 출력 전압 Vo2
V2d2			0.70	V	Vo2 에 대한 다이오드 강하 전압
N2			0.00		Vo2 에 대한 총 턴 수
V2_Actual			-0.70	V	예상 출력 전압
별개의 직렬 인덕터(비집적 트랜스포머에만 해당)					집적 마그네틱을 사용할 경우 적용되지 않음 - 스프레드시트의 다른 부분과 연결되지 않음
Lsep			53.00	uH	원하는 개별 인덕터의 인덕턴스
Ae_Ind			0.53	cm^2	인덕터 코어 단면적
인덕터 턴 수			10		1 차측 턴 수
BP_fnom			1502	가우스	코어 손실 계산을 위한 AC 자속(f_predicted 및 풀 부하 시)
예상 피크 1 차측 전류			2.8	A	예상 피크 1 차측 전류
BP_fmin			2804	가우스	피크 자속 밀도, 최소 주파수 fmin 에서 계산
인덕터 게이지			44	AWG	1 차측 권선에 사용된 개별 전선 가닥 게이지
등가 인덕터 미터법 전선 게이지			0.050	mm	등가 전선 지름(미터 단위)
인덕터 리츠 가닥			125.00		리츠선에 사용된 가닥 수
인덕터 병렬 전선			1		리츠선을 구성하는 병렬 개별 전선 수
Resistivity_25 C_Sep_Ind			75.4	m-ohm/m	저항률(미터당 milli-ohm)
인덕터 MLT			7.00	cm	턴당 평균 길이
인덕터 DCR 25C			52.8	m-ohm	25C 에서의 예상 저항(참조용)
인덕터 DCR 100C			70.7	m-ohm	100C 에서의 예상 저항(25C 보다 약 33% 높음)
ACR_Sep_Inductor			113.2	m-ohm	측정된 AC 저항(100kHz, 실온), 100°C 권선 온도에 가깝게 하기 위해 1.33 을 곱함
인덕터 구리 손실			0.11	W	85C 에서 총 1 차측 권선 구리 손실



8 트랜스포머 사양

8.1 전기적 구성도

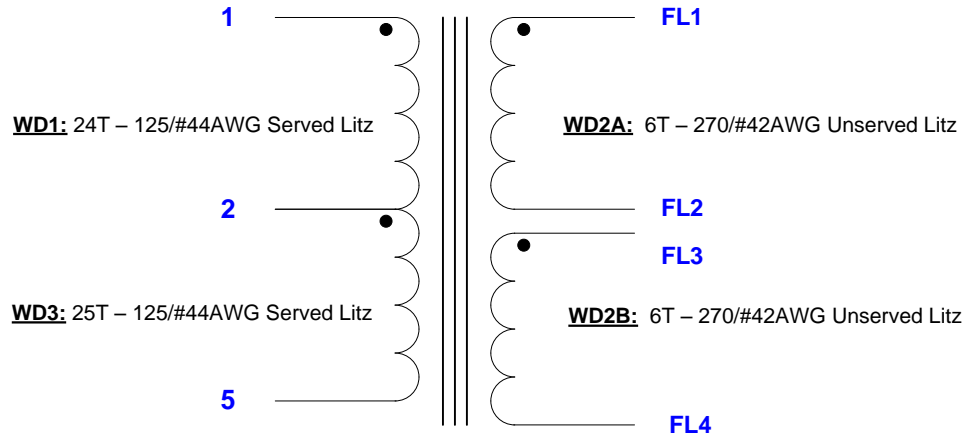


그림 8 - 트랜스포머 전기적 구성도

8.2 전기적 사양

전기적 강도	1 초, 60Hz, 핀 1-5 에서 FL1, FL2, FL3, FL4 까지	3000VAC
1 차측 인덕턴스	핀 1-5, 다른 모든 권선이 오픈된 상태, 300 kHz, 0.4V _{RMS} 에서 측정	350μH ±10%
공진 주파수	1-5 핀, 다른 모든 권선이 오픈된 상태	1,400kHz(최소값)
1 차측 누설 인덕턴스	핀 1-5, FL1, FL2, FL3, FL4 단락, 300kHz, 0.4V _{RMS} 에서 측정	53μH ±7%

8.3 재료

항목	설명
[1]	코어 한 쌍: EEL25.4 Nippon Ceramic FEEL25.4-NC-2H, 갭 없음
[2]	보빈: EEL25 수직형, 3 실, 5 핀. PI P/N 25-00960-05
[3]	보빈 커버, PI P/N 25-00961-00
[4]	테이프: 폴리에스터 필름, 3M 1350F-1 또는 등가, 7.0mm 폭
[5]	리츠선: 270/#42 단일 도포, 피복되지 않음
[6]	리츠선: 125/#44 단일 도포, 피복
[7]	트랜스포머 함침: Dolph BC-359 또는 등가



8.4 트랜스포머 제작 구성도

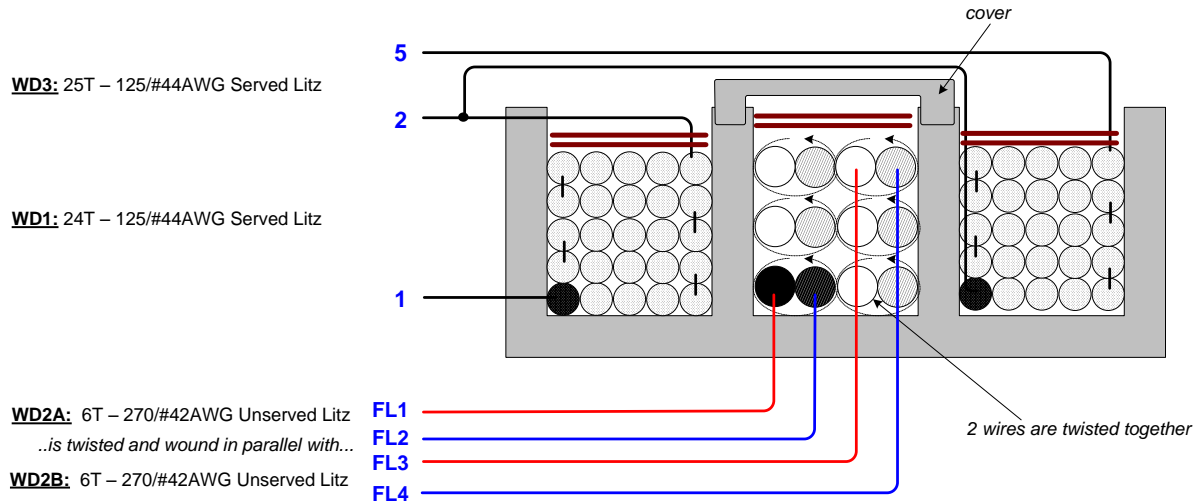


그림 9 - 트랜스포머 제작 구성도

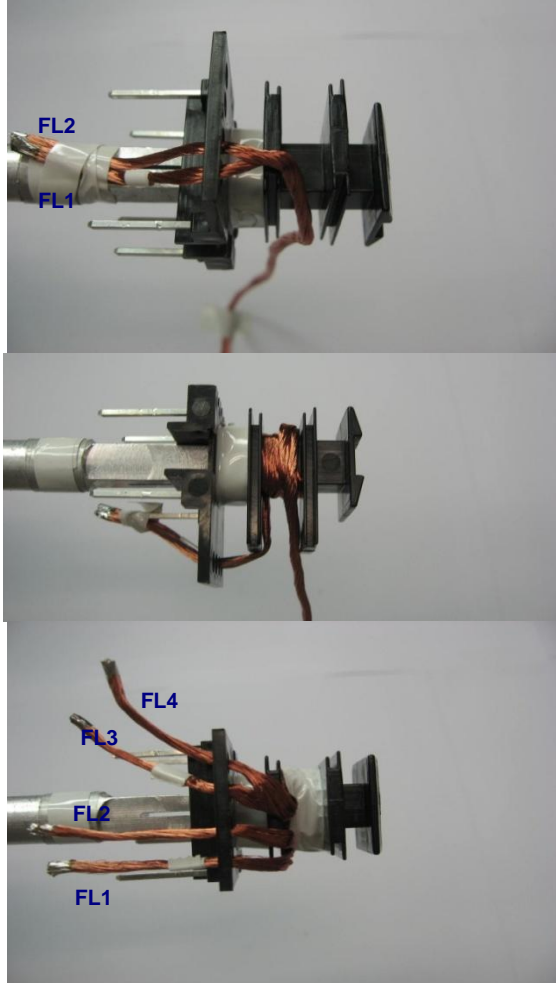
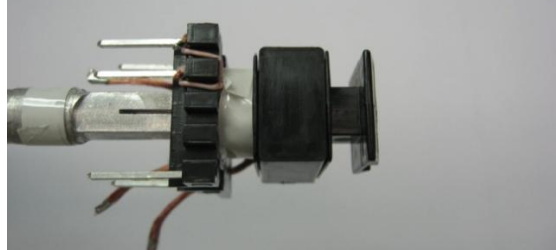
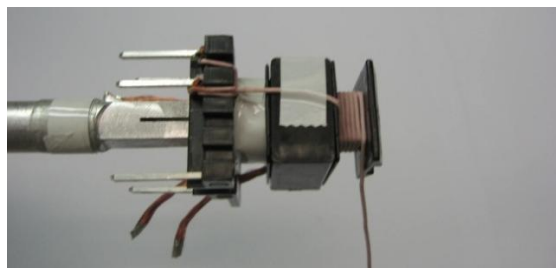
8.5 트랜스포머 구성

<p>2 차측 권선 준비</p>	<p>길이 13"의 전선 항목 [5] 가닥 2 개를 준비하여 다른 가닥과 구분을 위해 FL1, FL2 로 라벨을 부착합니다. 다른 가닥은 FL3 및 FL4 로 라벨을 부착합니다. 이 두 개의 가닥을 각 끝에서 1"의 간격을 두고 30 회 정도 일정하게 꼬아 줍니다. 아래 그림을 참조하십시오.</p>
<p>WD1(1 차측)</p>	<p>보빈 항목 [2]를 핀 측이 왼쪽으로 오도록 배치합니다. 핀 1 에서 시작하여 피복된 리츠선 [6]을 24 회, 5 겹으로 감고 핀 2 에서 마무리합니다. 테이프 [4]를 1 회 감아 권선을 고정합니다.</p>
<p>WD2A 및 WD2B (2 차측)</p>	<p>1 단계에서 준비한 피복되지 않은 리츠 어셈블리를 사용하여 FL1 및 FL3 부터 보빈 [2] 바닥 플랜지에 있는 구멍 1 및 구멍 2 에 끼웁니다(그림 참조). 보빈 가운데 섹션에서 권선을 6 회 타이트하게 감습니다. 보빈 바닥 플랜지의 구멍 3 에 있는 FL2 와 구멍 4 에 있는 FL4 로 마무리합니다. 테이프 [4]를 1 회 감아 권선을 고정합니다.</p>
<p>보빈 커버</p>	<p>그림과 같이 커버의 단힌 쪽이 그림에 있는 보빈의 핀 1-5 쪽을 가리키도록 보빈 커버 [3]을 보빈 플랜지의 홈에 끼웁니다. 커버가 제대로 장착되었는지 확인합니다.</p>
<p>WD 3 (1 차측)</p>	<p>보빈 [2]의 핀 2 에서 시작하여 피복된 리츠선 [6]을 25 회 감고 핀 5 에서 마무리합니다. 그림과 같이 테이프 [4]를 사용하여 권선 시작 리드를 고정하고 절연합니다. 테이프 [4]를 1 회 감아 권선을 고정합니다.</p>
<p>마침</p>	<p>350μH ±10%의 임피던스를 확보하도록 코어 반쪽 [1]을 연마합니다. 코어 반쪽을 조립하고 고정합니다. 그림과 같이 모든 2 차측 전선을 보빈 구멍에서 약 ¼" 떨어진 위치에서 주석 도금을 하고 ½"까지 트리밍합니다. [7]를 함칩합니다.</p>



8.6 권선 그림

<p>2 차측 권선 준비</p>		<p>길이 13"의 전선 항목 [5] 케이블 2 개를 만들어 다른 케이블과 구분을 위해 FL1, FL2 로 라벨을 부착합니다. 다른 케이블은 FL3 및 FL4 로 라벨을 부착합니다. 이 두 개의 케이블을 각 끝에서 1"의 간격을 두고 15 회 정도 일정하게 꼬아 줍니다. 그림을 참조하십시오.</p>
<p>WD1 (1 차측)</p>		<p>보빈 항목 [2]를 핀 측이 왼쪽으로 오도록 배치합니다.</p>
<p>WD1 (1 차측) (계속)</p>		<p>핀 1 에서 시작하여 피복된 리츠선 [6]을 24 회, 5 겹으로 감고 핀 2 에서 마무리합니다. 테이프 [4]를 1 회 감아 권선을 고정합니다.</p>

<p>WD2A 및 WD2B (2 차측)</p>		<p>1 단계에서 준비한 피복되지 않은 리츠 어셈블리를 사용하여 FL1 및 FL3 부터 보빈 [2] 바닥 플랜지에 있는 구멍 1 및 구멍 2 에 끼웁니다(그림 참조). 보빈 가운데 섹션에서 권선을 6 회 타이트하게 감습니다. 보빈 바닥 플랜지의 구멍 3 에 있는 FL2 와 구멍 4 에 있는 FL4 로 마무리합니다. 테이프 [4]를 1 회 감아 권선을 고정합니다.</p>
<p>보빈 커버</p>		<p>그림과 같이 커버의 닫힌 쪽이 그림에 있는 보빈의 핀 1-5 쪽을 가리키도록 보빈 커버 [3]을 보빈 플랜지의 홈에 끼웁니다. 커버가 제대로 장착되었는지 확인합니다.</p>
<p>WD 3 (1 차측)</p>		<p>보빈 [2]의 핀 2 에서 시작하여 피복된 리츠선 [6]을 25 회, 5 겹으로 감고 핀 5 에서 마무리합니다.</p> <p>그림과 같이 테이프 [4]를 사용하여 권선 시작 리드를 고정하고 절연합니다. 테이프 [4]를 1 회 감아 권선을 고정합니다.</p>



		
<p>마침</p>	 <p style="text-align: center;">전면</p> <p style="text-align: center;">후면</p>	<p>350μH \pm10%의 임피던스를 확보하도록 코어 반쪽 [1]을 연마합니다. 코어 반쪽을 조립하고 고정합니다. 그림과 같이 모든 2 차측 전선을 보빈 구멍에서 약 1/4" 떨어진 위치에서 주석 도금을 하고 1/2"까지 트리밍합니다. [7]를 함칩합니다.</p>

9 출력 인덕터 사양

9.1 전기적 구성도

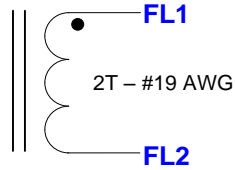


그림 10 - 인덕터 전기적 구성도

9.2 전기적 사양

인덕턴스	핀 FL1-FL2, 다른 모든 권선이 오픈된 상태, 100kHz, 0.4V _{RMS} 에서 측정	150nH, ±15%
------	--	-------------

9.3 재료 목록

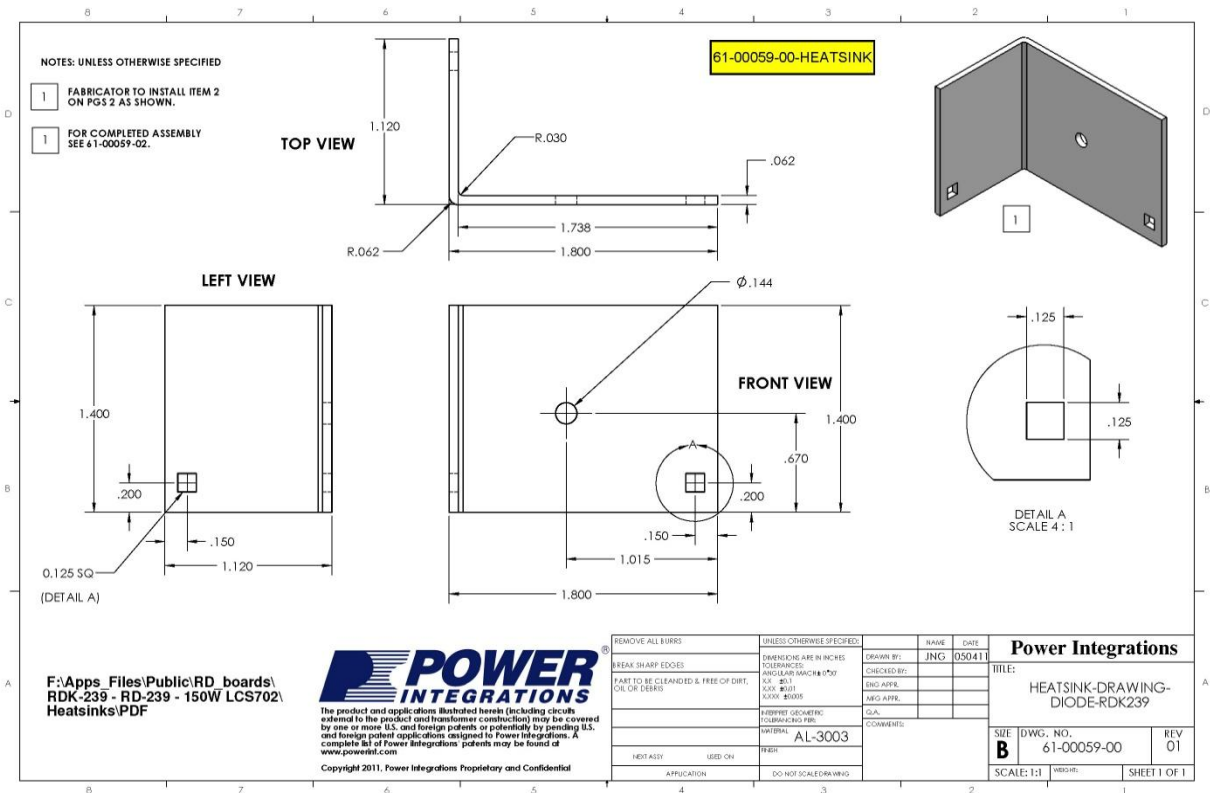
항목	설명
[1]	분말 철 트로이드 코어: Micrometals T30-26
[2]	마그넷 와이어: #19AWG, 납땀 가능한 이중 도포



10 히트싱크 어셈블리

10.1 다이오드 히트싱크

10.1.1 다이오드 히트싱크 도면



10.1.2 다이오드 히트싱크 제작 어셈블리 도면

2 FOR COMPLETED ASSEMBLY
SEE 61-00059-02

1 FABRICATOR TO INSTALL
ITEM 2 AS SHOWN.

(FOR FABRICATION REFERENCE
TO INSTALL ITEM 2.)

ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00059-01	HEATSINK, DIODE, CUSTOM AL, 3003, .062 THK	1
2	60-00016-00	TERMINAL, EYELET, ZIERICK PN 190	2

F:\Apps_Files\Public\RD_boards\
RDK-239 - RD-239 - 150W LCS702\
Heatsinks\PDF

REMOVE ALL BURRS	UNLESS OTHERWISE SPECIFIED:	NAME	DATE	Power Integrations
BREAK SHARP EDGES	DIMENSIONS ARE IN INCHES TOLERANCES: ANGULAR: MACH ± 0°30'	DRAWN BY: JNG	050411	
PART TO BE CLEANED & FREE OF DIRT, OIL OR DEBRIS	X.X ±0.1 X.XX ±0.01 X.XXX ±0.005	CHECKED BY:		TITLE:
	ASME Y14.5	ENG APPR.		HEATSINK, FAB, DIODE WITH BRKTS, RDK239, PI CUSTOM
NEXT ASSY	MATERIAL	MFG APPR.		SIZE DWG. NO. REV
USED ON	FINISH	Q.A.		A 61-00059-01 01
APPLICATION	DO NOT SCALE DRAWING	COMMENTS:		SCALE: 1:1 WEIGHT: SHEET 1 OF 1



10.1.3 다이오드 및 히트싱크 어셈블리 도면

(FOR ASSEMBLY REFERENCE)

F:\Apps_Files\Public\RD_boards\
RDK-239 - RD-239 - 150W LCS702\
Heatsinks\PDF

ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00059-01	HEATSINK, DIODE, CUSTOM AL, 3003, .062 THK	1
3	15-00820-00	60V, 30 A, DUAL SCHOTTKY TO-220AB	1
4	75-00002-00	SCREW MACHINE PHIL 6-32 X 5/16 SS	1
5	75-00069-00	NUT, HEX, KEP 6-32, ZINC PLATE	1
6	66-00084-00	THERMAL CONDUCTIVE SILICONE GREASE	1
7	75-00167-00	WASHER FLAT #6, SS, ZINC PLATE	1

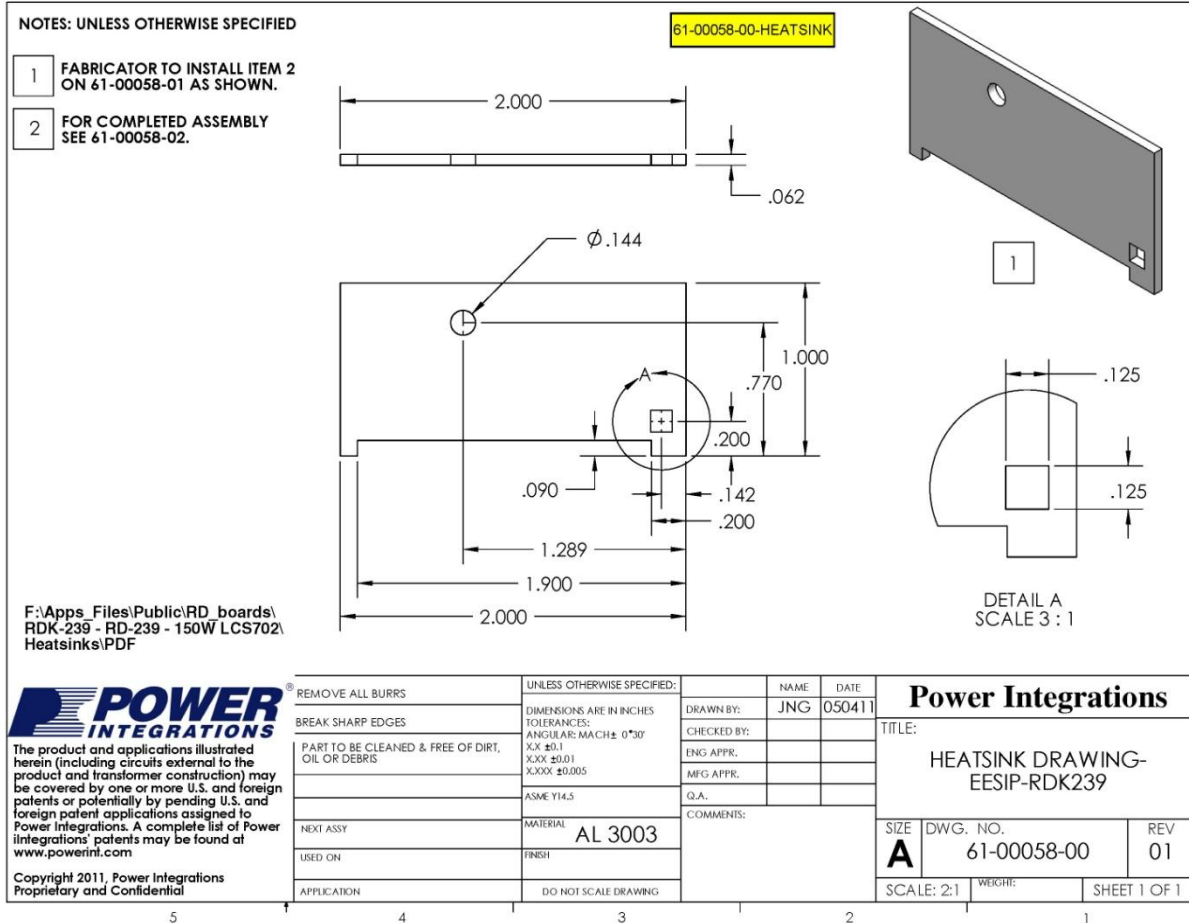
REMOVE ALL BURRS		UNLESS OTHERWISE SPECIFIED:		NAME	DATE	Power Integrations
BREAK SHARP EDGES		DIMENSIONS ARE IN INCHES		DRAWN BY:	JNG	
PART TO BE CLEANED & FREE OF DIRT, OIL OR DEBRIS		TOLERANCES: ANGULAR: MACH ± 0°30' X.X ±0.1 X.XX ±0.01 X.XXX ±0.005		CHECKED BY:		TITLE:
NEXT ASSY		MATERIAL		ENG APPR.		HEATSINK, ASSY, DIODE WITH BRKTS, RDK239, PI CUSTOM
USED ON		FINISH		MFG APPR.		SIZE DWG. NO. REV
APPLICATION		DO NOT SCALE DRAWING		Q.A.		A 61-00059-02 01
				COMMENTS:		SCALE: 1:2 WEIGHT: SHEET 1 OF 1

Copyright 2011, Power Integrations
Proprietary and Confidential



10.2 HiperLCS 히트싱크

10.2.1 HiperLCS 히트싱크 도면



10.2.2 HiperLCS 히트싱크 제작 어셈블리 도면

2 FOR COMPLETED ASSEMBLY
SEE 61-00058-02

FABRICATOR TO INSTALL
ITEM 2 AS SHOWN.

F:\Apps_Files\Public\RD boards\
RDK-239 - RD-239 - 150W LCS702\
Heatsinks\PDF

61-00058-01-HEATSINK

BOM Table			
ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00058-01	HEATSINK-EESIP-RD239	1
2	60-00016-00	TERMINAL, EYELET, ZIERICK PN 190	1

REMOVE ALL BURRS	UNLESS OTHERWISE SPECIFIED:	NAME	DATE	Power Integrations
BREAK SHARP EDGES	DIMENSIONS ARE IN INCHES TOLERANCES: ANGULAR: MACH ± 0°30'	DRAWN BY: JNG	050411	
PART TO BE CLEANED & FREE OF DIRT, OIL OR DEBRIS	X.X ±0.1 X.XX ±0.01 X.XXX ±0.005	CHECKED BY:		TITLE:
	ASME Y14.5	ENG APPR.		HEATSINK, FAB, EESIP WITH BRKTS, RDK239, PI CUSTOM
NEXT ASSY	MATERIAL	MFG APPR.		Q.A.
USED ON	FINISH	COMMENTS:		SIZE DWG. NO. REV
APPLICATION	DO NOT SCALE DRAWING			A 61-00058-01 01
				SCALE: 2:1 WEIGHT: SHEET 1 OF 1



10.2.3 HiperLCS 및 히트싱크 어셈블리 도면

(FOR ASSEMBLY REFERENCE)

ITEM NO.	PART NUMBER	DESCRIPTION	QTY.
1	61-00058-01	HEATSINK-EESIP-RD239	1
3	10-00342-00	LCswitch, LCS702HG, ESIP16/13	1
4	66-00084-00	THERMALLY CONDUCTIVE SILICONE GREASE	1
5	60-00042-00	EDGE CLIP, 20.76mm L x 8 mm WX 0.015mm THK	1
6	75-00002-00	SCREW MACHINE PHIL 6-32 X 5/16 SS	1
7	75-00069-00	NUT, HEX, KEP 6-32, ZINC PLATE	1
8	75-00167-00	WASHER FLAT #6, SS, 0.267 OD x 0.143 ID x 0.032 Thk	1

F:\Apps_Files\Public\RD_boards\
RDK-239 - RD-239 - 150W LCS702\
Heatsinks\PDF

<p>POWER INTEGRATIONS</p> <p>The product and applications illustrated herein (including circuits external to the product and transformer construction) may be covered by one or more U.S. and foreign patents or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com</p> <p>Copyright 2011, Power Integrations Proprietary and Confidential</p>	REMOVE ALL BURRS	UNLESS OTHERWISE SPECIFIED:	NAME	DATE	<p>Power Integrations</p> <p>TITLE:</p> <p>HEATSINK, ASSY, EESIP WITH BRKTS, RDK239, PI CUSTOM</p> <p>SIZE DWG. NO. REV</p> <p>A 61-00058-02 01</p> <p>SCALE: 1:1 WEIGHT: SHEET 1 OF 1</p>
	BREAK SHARP EDGES	DIMENSIONS ARE IN INCHES	DRAWN BY: JNG	050411	
	PART TO BE CLEANED & FREE OF DIRT, OIL OR DEBRIS	TOLERANCES:	CHECKED BY:		
		ANGULAR: MACH ± 0°30'	ENG APPR:		
	XX ±0.1	MFG APPR:			
	XXX ±0.01	Q.A.			
	XXXX ±0.005	COMMENTS:			
NEXT ASSY	MATERIAL				
USED ON	FINISH				
APPLICATION	DO NOT SCALE DRAWING				



11 성능 데이터

11.1 효율성 곡선 - 100%, 50%, 20%, 10% 부하

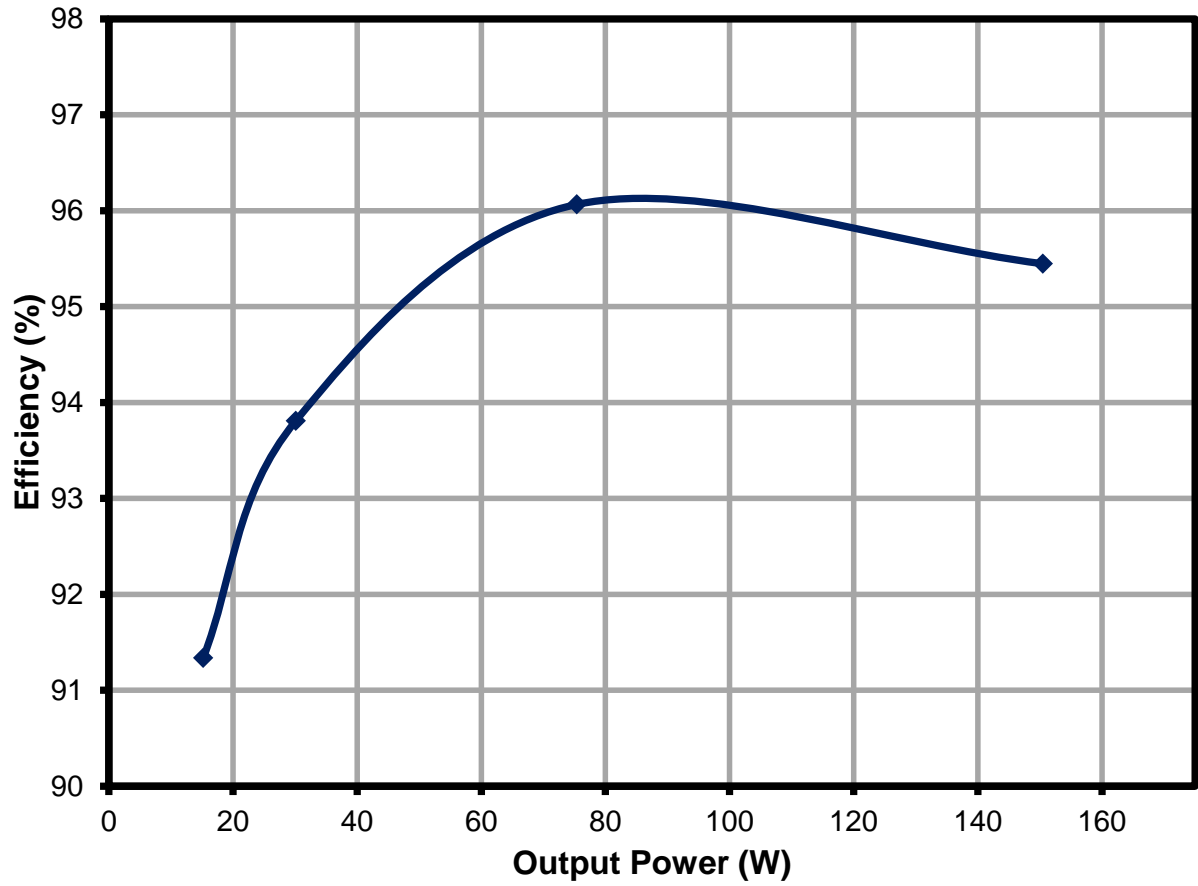


그림 11 - 효율성 데이터



11.2 부하 레귤레이션 곡선 - 100%, 50%, 20%, 10%, 무부하

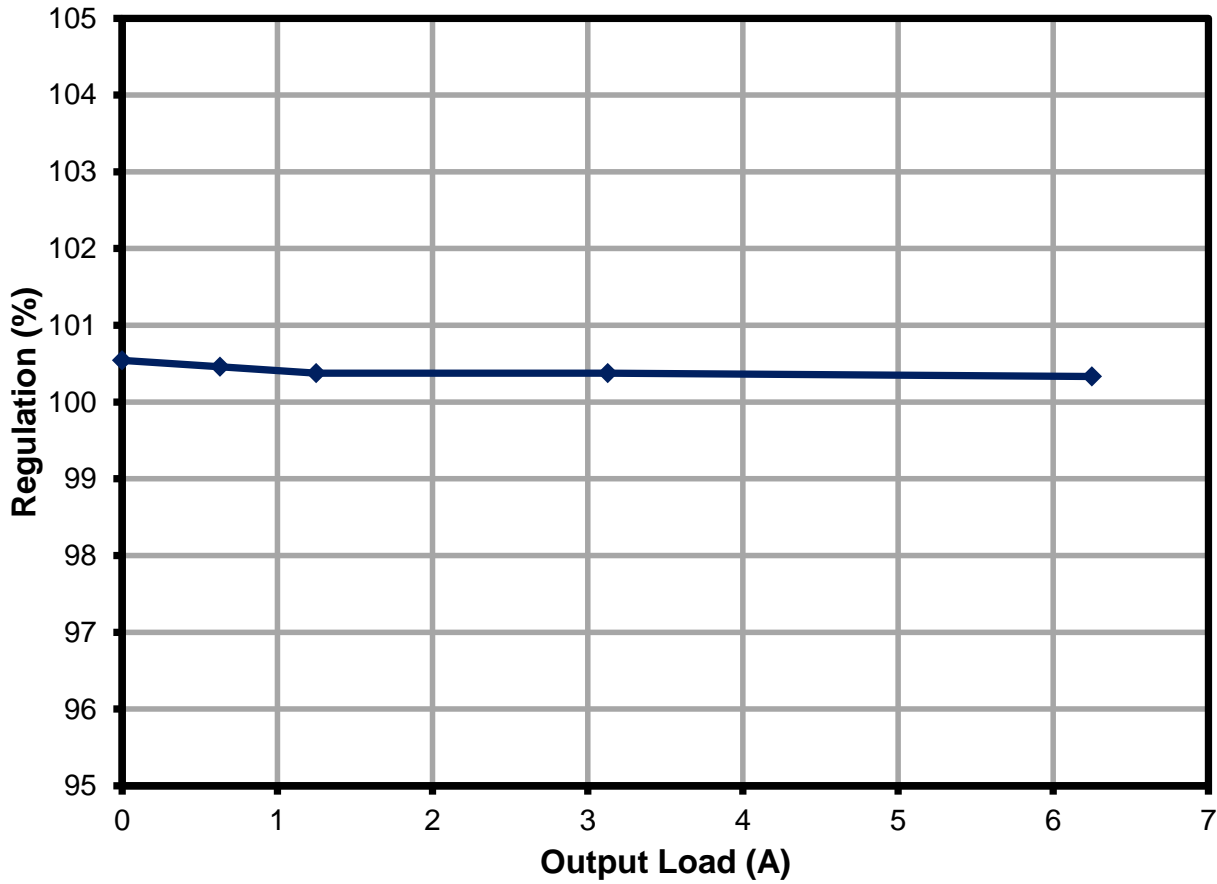


그림 12 - 출력 부하 레귤레이션

11.3 표 형식의 데이터

V _{IN} (V)	P _{IN} (W)	V _{OUT} (V)	I _{OUT} (A)	f _{OP} (kHz)	P _{OUT} (W)	효율성(%)	레귤레이션(%)	V _{TON} (V)	V _{TOFF} (V)
380	157.68	24.08	6.25	245.1	150.500	95.45	100.333	357	283
380	78.49	24.09	3.13	255.1	75.402	96.07	100.375		
380	32.1	24.09	1.25	257.1	30.113	93.81	100.375		
380	16.63	24.11	0.63	260.4	15.189	91.34	100.458		
380	0.42	24.13	0	BM	0.000	0.00	100.542		



12 과형

12.1 하프 브리지 전압 및 전류, 정상 동작

380VDC 입력에서 측정

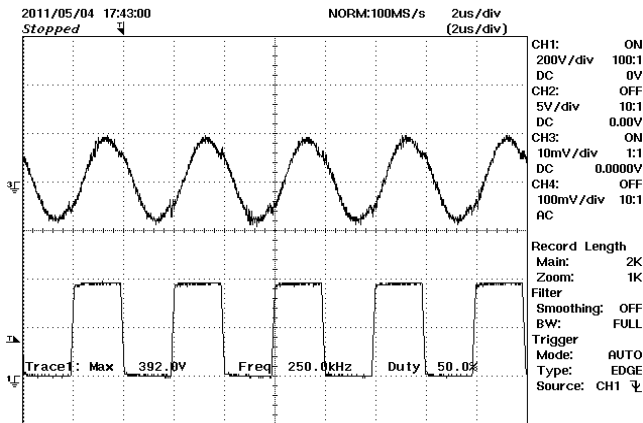


그림 13 - 1 차측 V-I, 하프 부하.
위: 1 차측 전류, 1A/div
아래: 1 차측 전압, 100V, 2 μ s/div

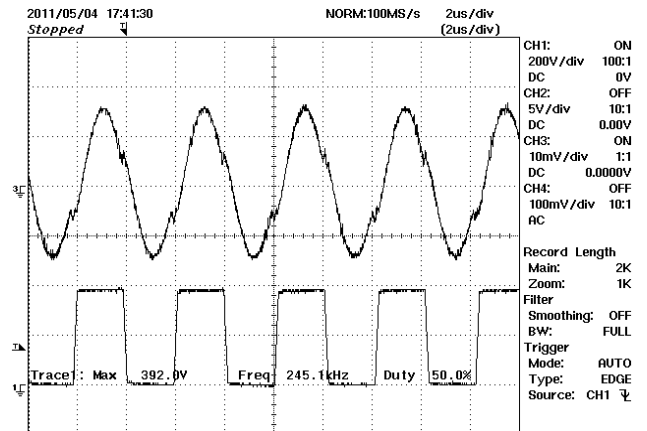


그림 14 - 1 차측 V-I, 풀 부하.
위: 1 차측 전류, 1A/div
아래: 1 차측 전압, 100V, 2 μ s/div



12.2 출력 전압 스타트업 프로파일

그림 15 및 16은 패시브 저항 부하를 사용하여 작성했습니다.

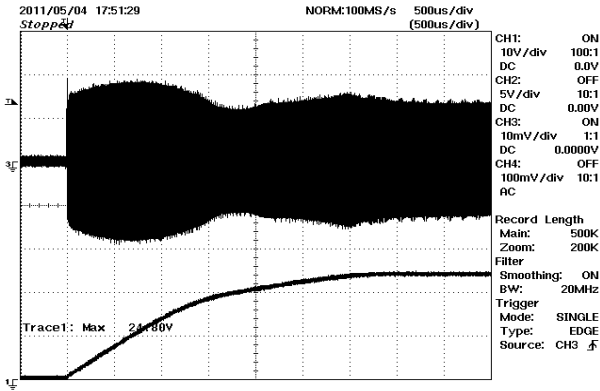


그림 15 - 풀 부하 스타트업, 저항 부하.
위: 1 차측 전류, 2A/div
아래: V_{OUT} , 10V, 500 μ s/div

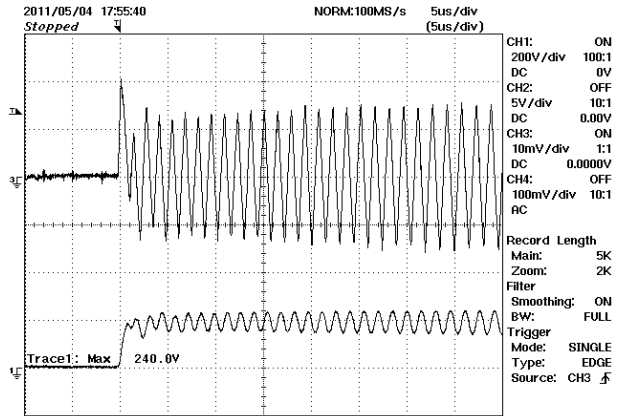


그림 16 - 풀 부하 스타트업, 저항 부하.
위: 1 차측 전류, 2A/div
아래: 공진형 커패시터(C11) 전압, 200V, 5 μ s/div

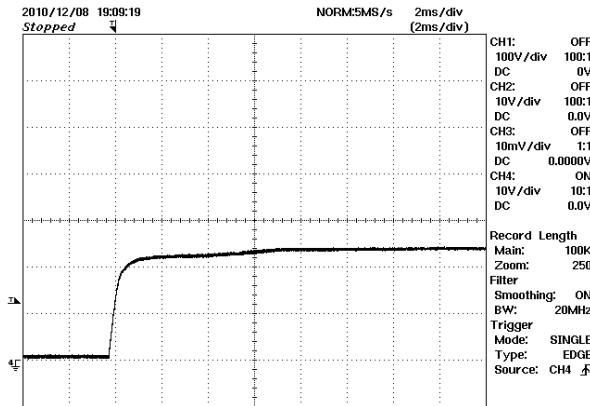


그림 17 - 스타트업 시 무부하 출력 전압, 10V, 2ms/div



12.3 출력 브라운아웃

그림 18 및 19는 입력 전압 서플라이를 끄고 1 차측 전류 상승 시 오실로스코프를 트리거하여 작성했습니다.

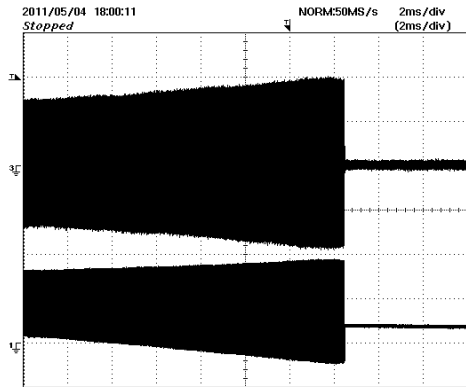


그림 18 - 출력 브라운아웃.
위: 1 차측 전류, 2A/div
아래: 1 차측 전압,
200V, 2ms/div

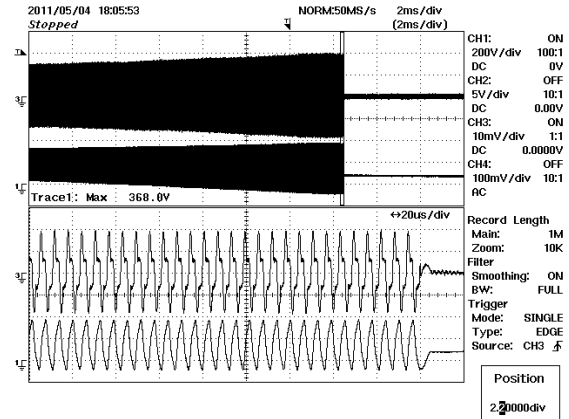


그림 19 - 출력 브라운아웃(확대 보기).
위: 1 차측 전류, 2A/div
아래: 공진형 커패시터 전압,
200V, 20µs/div

12.4 출력 과부하

그림 20은 1 차측 과전류가 트리거되고 서플라이가 오토-리스트ार्ट될 때까지 출력 부하를 높여 얻었습니다.

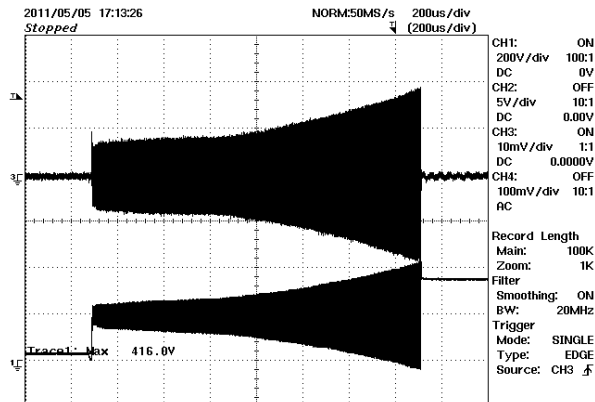


그림 20 - 출력 과부하.
위: 1 차측 전류, 2A/div
아래: 공진형 커패시터 전압,
200V, 200µs/div



12.5 출력 다이오드 피크 역 전압

다음 파형은 풀 부하 및 380/420VDC 입력에서 측정했습니다.

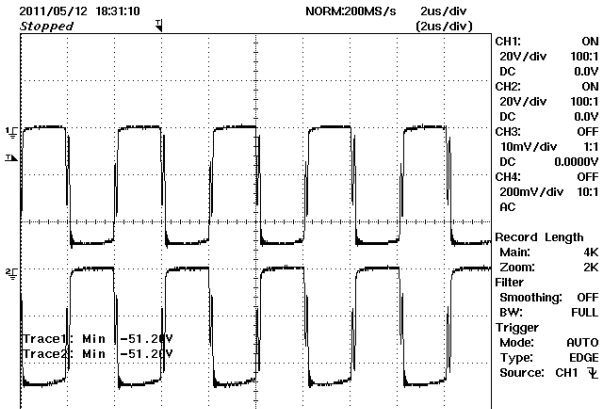


그림 21 - 출력 다이오드 피크 역 전압, 380VDC 입력, 20V, 2 μ s/div

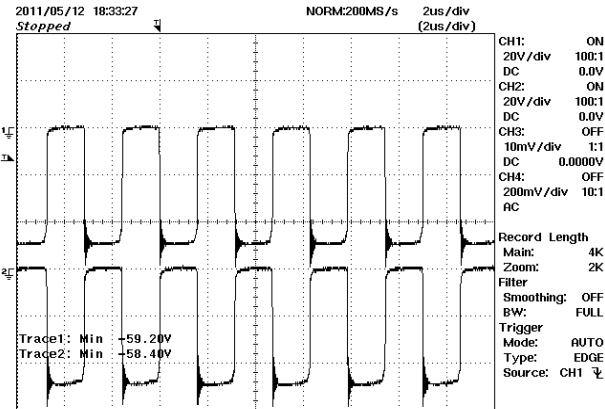


그림 22 - 출력 다이오드 피크 역 전압, 420VDC 입력, 20V, 2 μ s/div

12.6 단락 회로

아래 표시된 테스트의 경우 150W 부하, 380VDC 입력에서 서플라이 출력이 수은 변위 릴레이(접촉 반사 없음, 매우 낮은 임피던스)로 단락되었습니다. 전류 상승 시 오실로스코프가 트리거되도록 설정되었습니다.

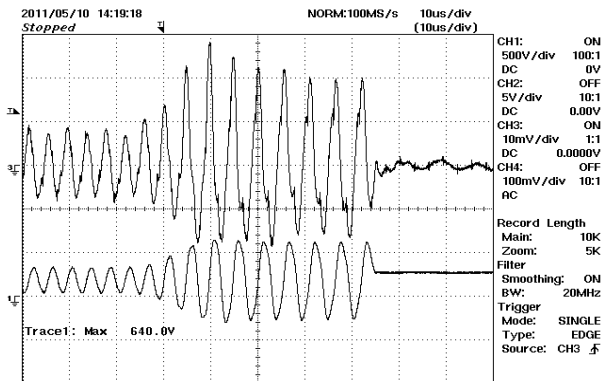


그림 23 - 출력 단락 중 1 차측 파형.
 위: 1 차측 전류, 2A/div
 아래: 공진형 커패시터 전압, 500V, 10 μ s/div

12.7 부하 단계 응답, 380VDC 입력

아래 그림에서 오실로스코프는 트리거 소스로 부하 전류 단계를 통해 트리거되었습니다. 그림 24 에서 파워 서플라이 단계 응답 신호를 출력 리플과 구분하는 데 신호 평균 모드가 사용되었습니다.

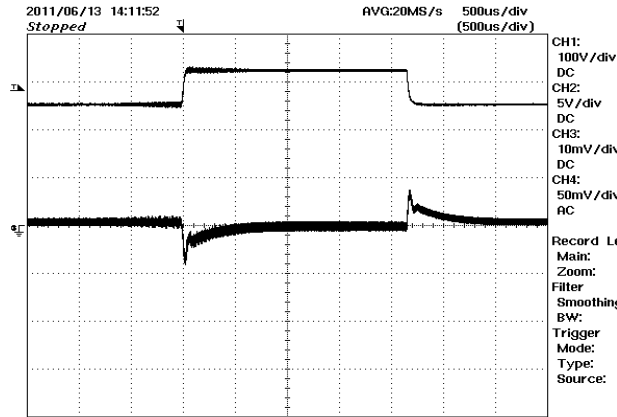


그림 24 - 과도 응답, 75%-100%-75% 부하 단계.
 위: I_{OUT} , 2A/div
 아래: V_{OUT} , 50mV, 500 μ s/div

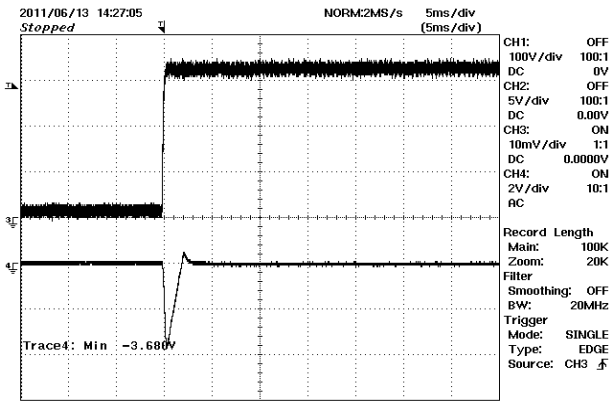


그림 25 - 부하 단계, 0-100% 부하, 380V 입력.
 위: I_{OUT} , 2 A/div
 아래: V_{OUT} , 2 V, 5ms/div

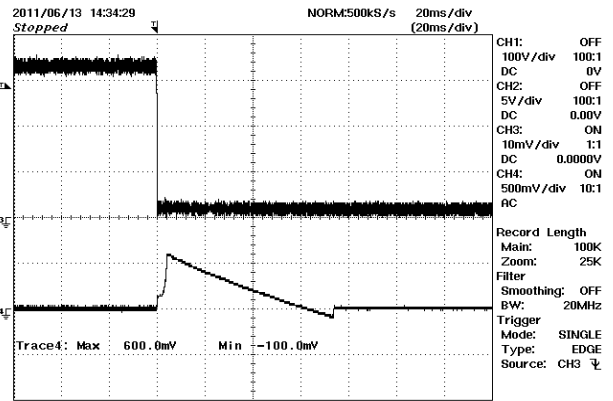


그림 26 - 부하 단계, 100%-0 부하, 380V 입력.
 위: I_{OUT} , 2 A/div
 아래: V_{OUT} , 500mV, 20ms/div



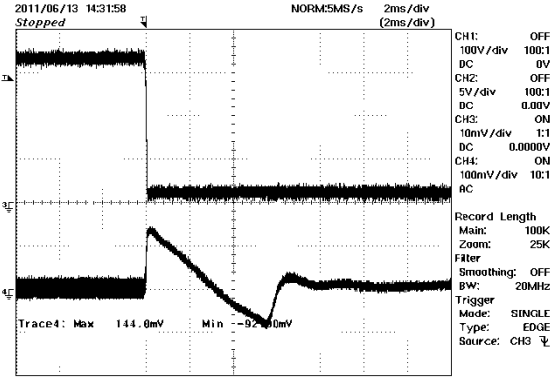
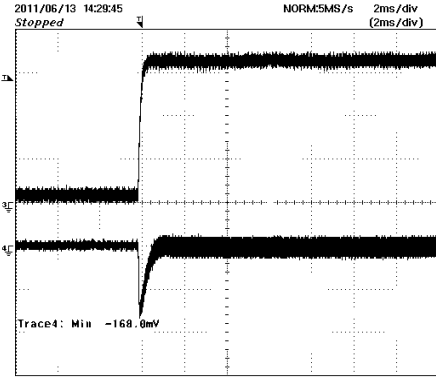


그림 27 - 부하 단계, 20mA-100% 부하, 380V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

그림 28 - 부하 단계, 100%-20 mA 부하, 380V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

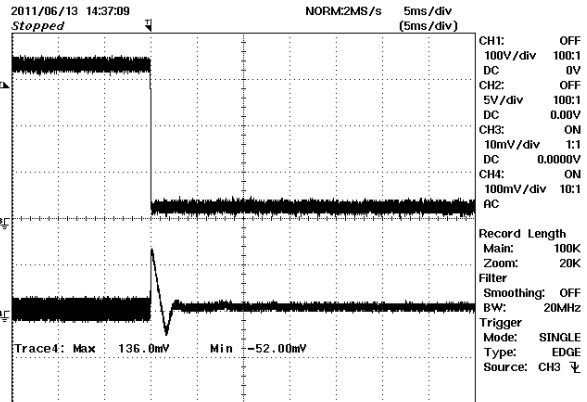
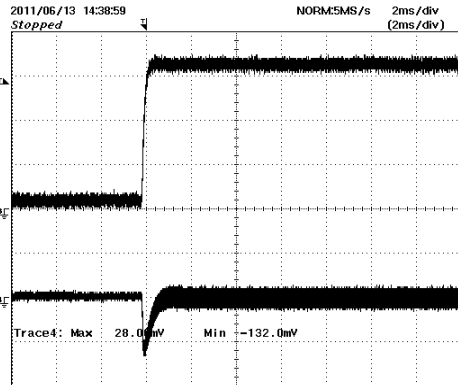


그림 29 - 부하 단계, 1%-100% 부하, 380V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

그림 30 - 부하 단계, 100%-1% 부하, 380V 입력.
위: I_{OUT} , 2A/div
아래: V_{OUT} , 100mV, 5ms/div



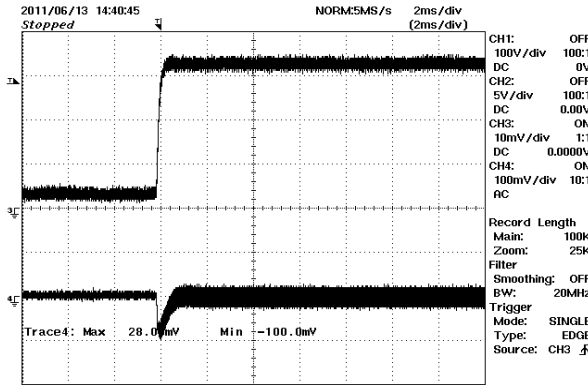


그림 31 - 부하 단계, 5%-100% 부하, 380V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

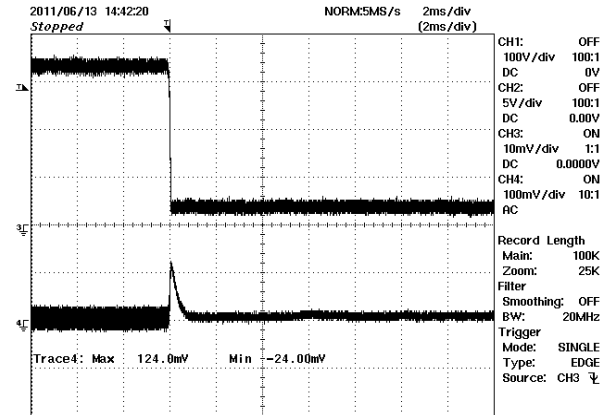


그림 32 - 부하 단계, 100%-5% 부하, 380V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

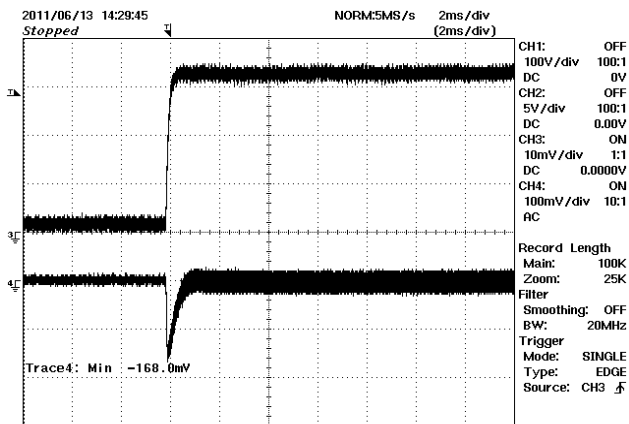


그림 33 - 부하 단계, 10%-100% 부하, 380V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

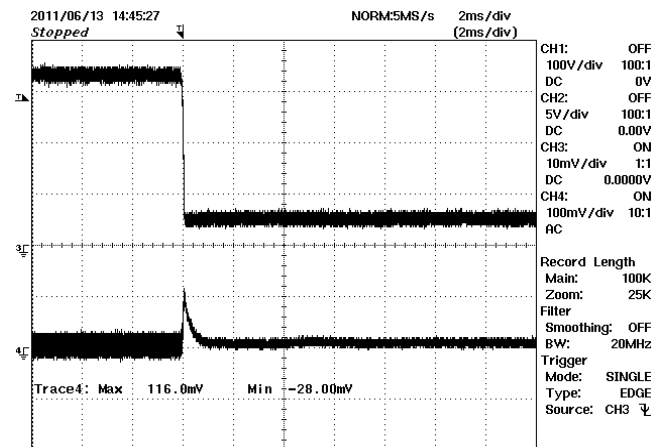


그림 34 - 부하 단계, 100%-10% 부하, 380V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div



12.8 부하 단계 응답, 400VDC 입력

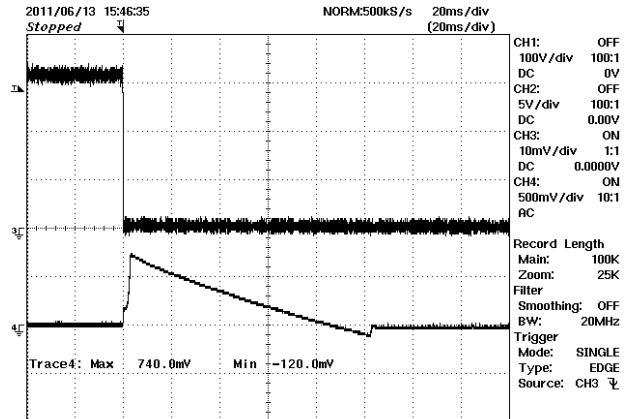
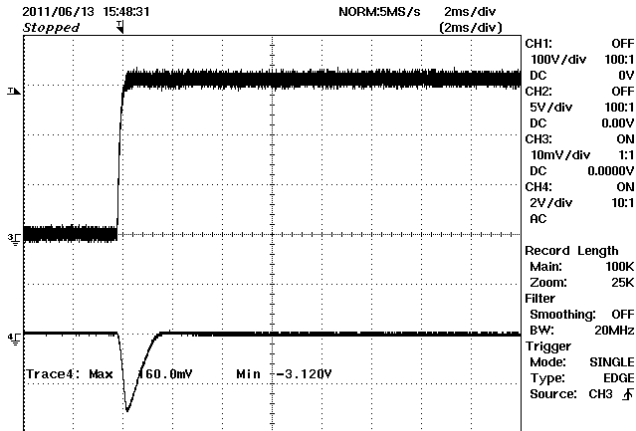


그림 35 - 부하 단계, 0-100% 부하, 400 V 입력.

위: I_{OUT} , 2 A/div

아래: V_{OUT} , 2 V, 2ms/div

그림 36 - 부하 단계, 100%-0 부하, 400 V 입력.

위: I_{OUT} , 2 A/div

아래: V_{OUT} , 500mV, 20ms/div

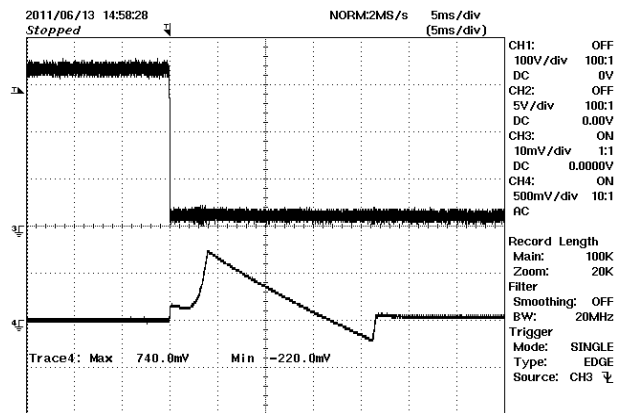
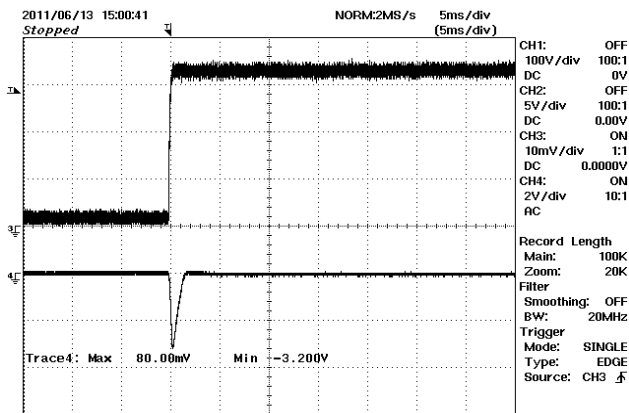


그림 37 - 부하 단계, 20mA-100% 부하, 400 V 입력.

위: I_{OUT} , 2 A/div

아래: V_{OUT} , 2 V, 5ms/div

그림 38 - 부하 단계, 100%-20 mA 부하, 400 V 입력.

위: I_{OUT} , 2 A/div

아래: V_{OUT} , 500 mV, 5ms/div



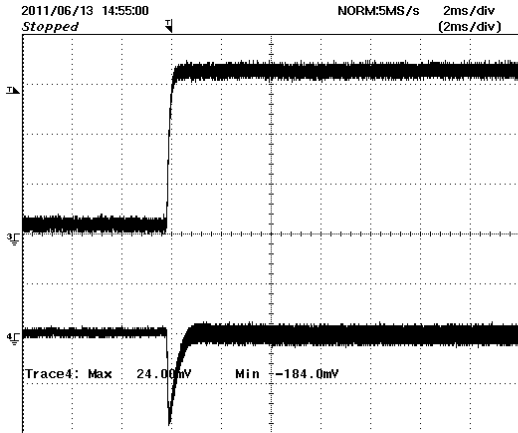


그림 39 - 부하 단계, 1%-100% 부하, 400 V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

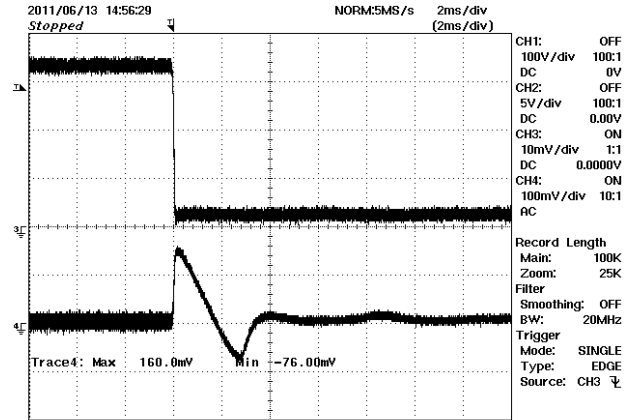


그림 40 - 부하 단계, 100%-1% 부하, 400 V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

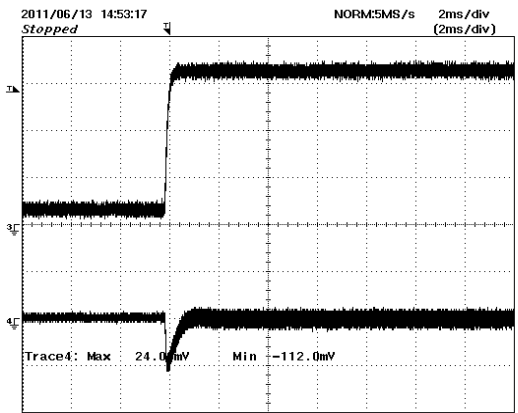


그림 41 - 부하 단계, 5%-100% 부하, 400 V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

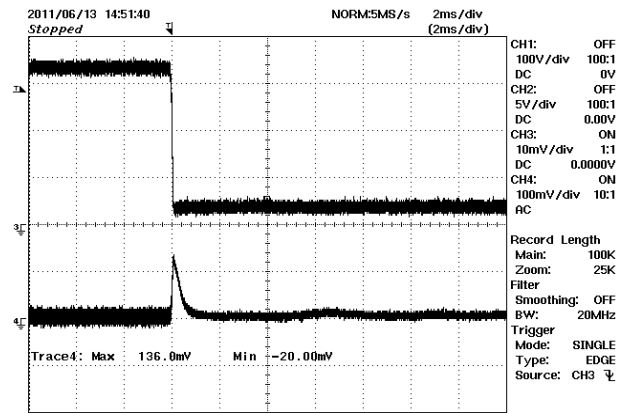


그림 42 - 부하 단계, 100%-5% 부하, 400V 입력.
위: I_{OUT} , 2A/div
아래: V_{OUT} , 100mV, 2ms/div



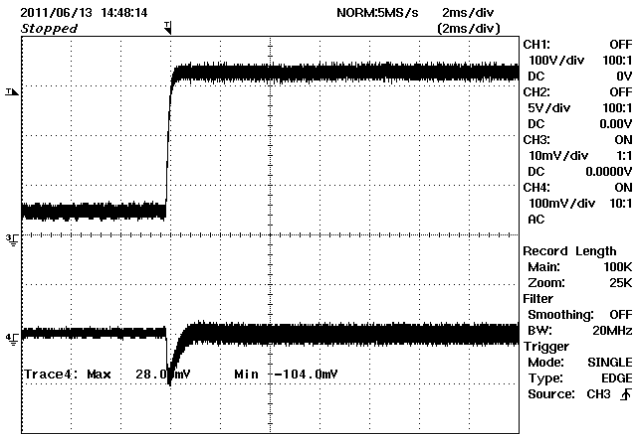


그림 43 - 부하 단계, 10%-100% 부하, 400 V 입력.
위: I_{OUT} , 2 A/div
아래: V_{OUT} , 100mV, 2ms/div

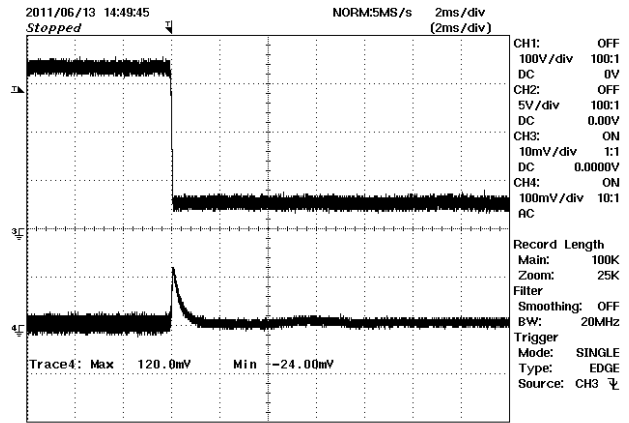


그림 44 - 부하 단계, 100%-10% 부하, 400 V 입력.
위: I_{OUT} , 2A/div
아래: V_{OUT} , 100mV, 2ms/div

12.9 출력 리플 측정

12.9.1 리플 측정 기술

DC 출력 리플 측정의 경우 노이즈 픽업으로 인한 가짜 신호를 줄이기 위해 개조된 오실로스코프 테스트 프로브를 활용해야 합니다. 프로브 개조에 대한 자세한 내용은 아래 그림에 나와 있습니다.

4987BA 프로브 어댑터는 프로브 끝에 병렬로 연결된 두 커패시터에 연결됩니다. 커패시터는 $0.1\mu\text{F}/50\text{V}$ 세라믹 유형 1 개와 $1.0\mu\text{F}/50\text{V}$ 알루미늄 전해 유형 1 개입니다. 알루미늄 전해 유형 커패시터는 극성이 있으므로 DC 출력 간에 적절한 극성을 유지해야 합니다(아래 참조).

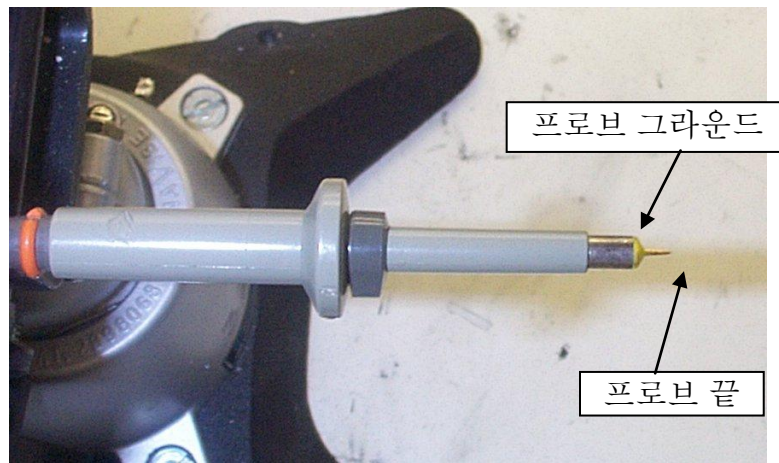


그림 45 - 리플 측정을 위해 오실로스코프 프로브 준비(끝 캡과 그라운드 리드 제거)



그림 46 - 프로브 마스터(www.probemaster.com) 4987A BNC 어댑터가 있는 오실로스코프 프로브(리플 측정을 위해 전선으로 개조, 두 개의 병렬 디커플링 커패시터 추가)



12.9.2 출력 리플 측정 결과

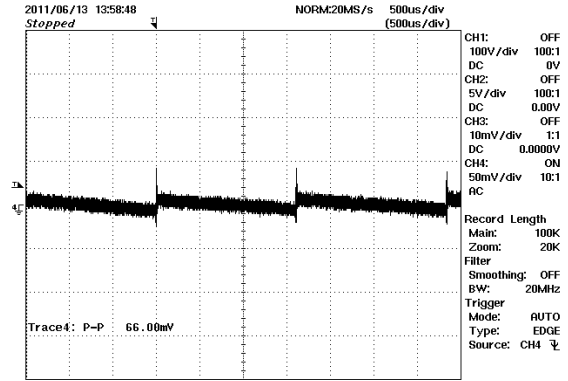
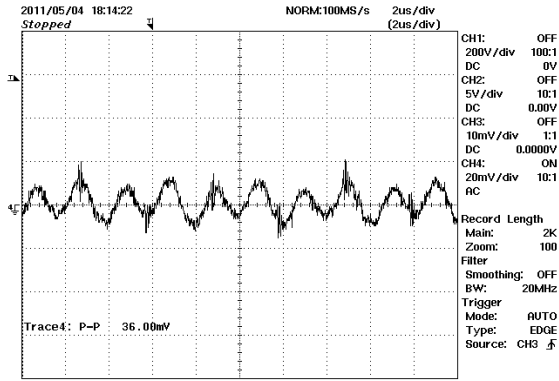


그림 47 - 리플, 380VDC 입력, 100% 부하.
위: 출력 리플 전압,
20mV/div, 2µs/div

그림 48 - 리플, 400VDC 입력, 무부하.
위: 출력 리플 전압,
50mV/div 500µs/div
파워 서플라이가 버스트 모드입니다.



13 씨멀 측정

13.1 조건: 380VDC, 풀 부하, 1 시간 동안 가동



그림 49 - 트랜스포머 전면 실제 사진

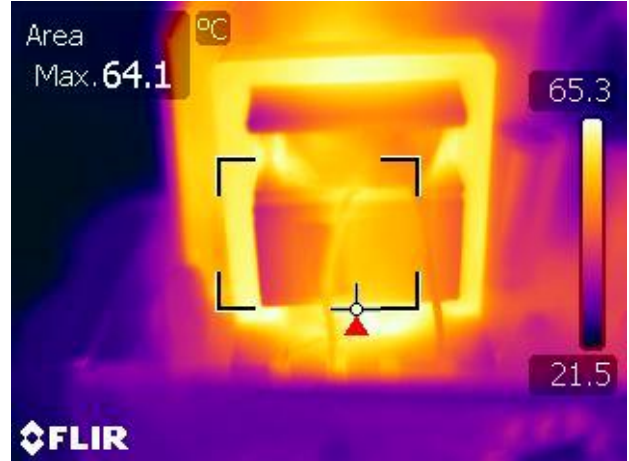


그림 50 - 풀 부하 트랜스포머 씨멀 전면, 실온

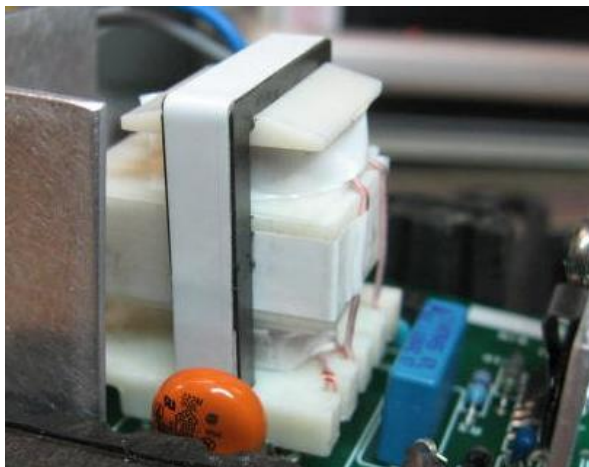


그림 51 - 트랜스포머 측면 실제 사진

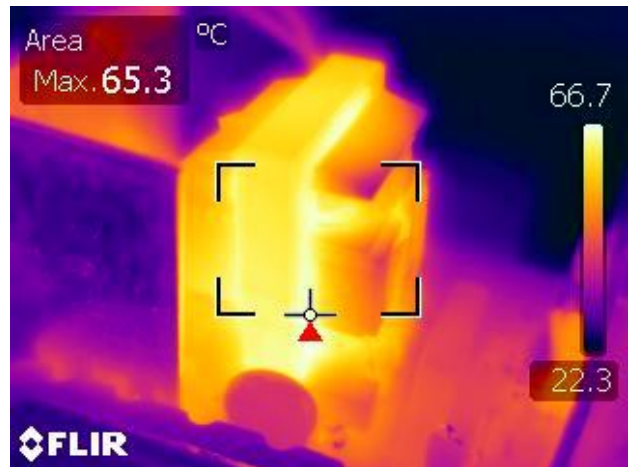


그림 52 - 풀 부하 트랜스포머 씨멀 측면, 실온



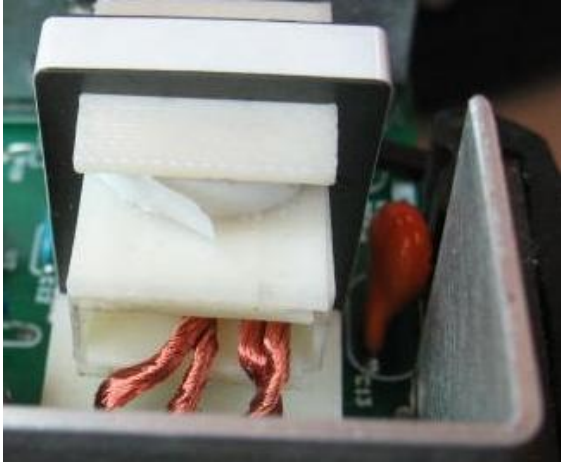


그림 53 - 트랜스포머 후면 실제 사진

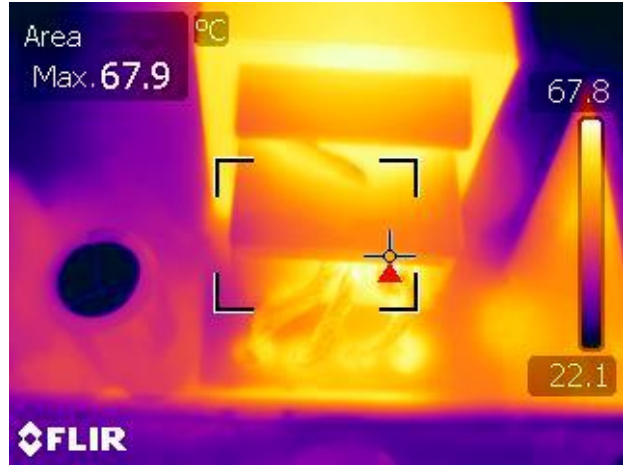


그림 54 - 풀 부하 트랜스포머 써멀 후면, 실온

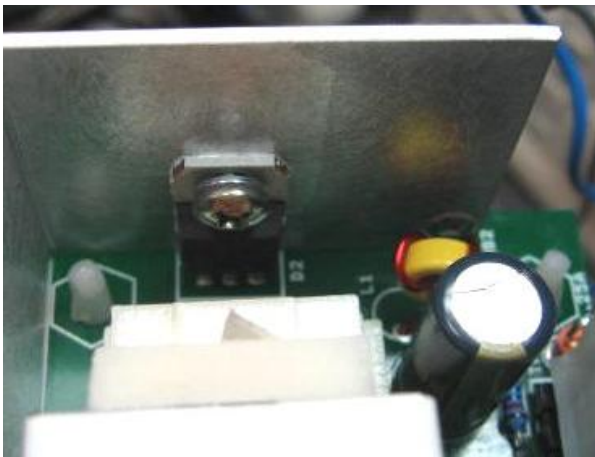


그림 55 - 출력 정류기 전면 실제 사진

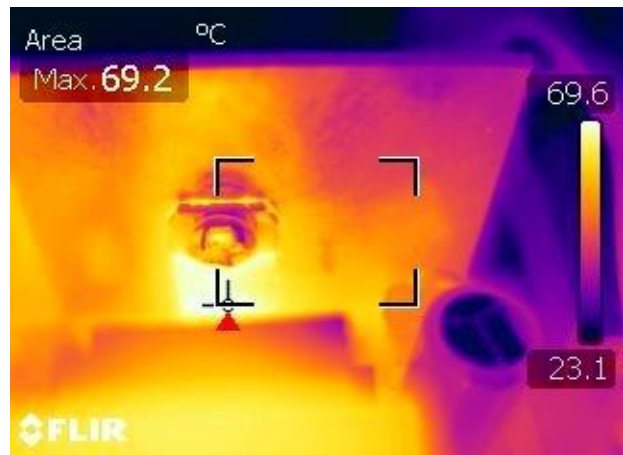


그림 56 - 풀 부하 출력 정류기 써멀, 실온



그림 57 - HiperLCS 전면 실제 사진



그림 58 - 풀 부하 HiperLCS 써멀, 실온

14 게인-위상 선도

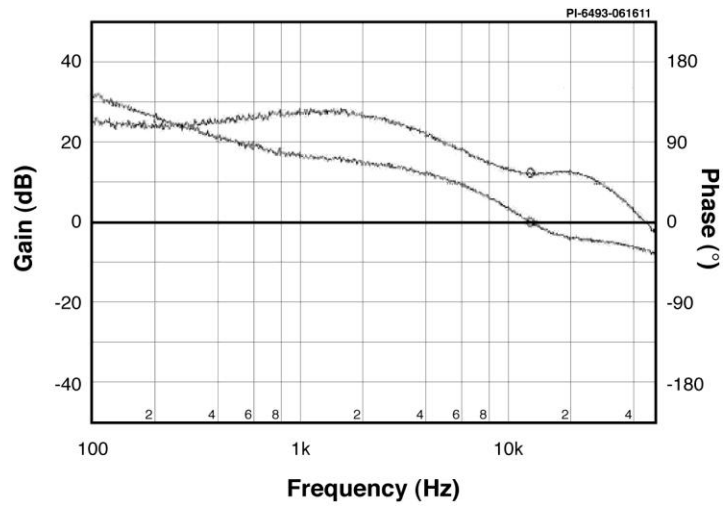


그림 59 - 게인-위상, 0.06V 자극. 게인 크로스오버 12.9kHz, 위상 마진 57 도



15 개정 내역

일자	작성자	개정	설명 및 변경 내용	검토 대상
2011-09-13	RH	1.0	최초 출시	Apps & Mktg



For the latest updates, visit our website: www.powerint.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

PATENT INFORMATION

The products and applications illustrated herein (including transformer construction and circuits' external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations' patents may be found at www.powerint.com. Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

The PI Logo, TOPSwitch, TinySwitch, LinkSwitch, DPA-Switch, PeakSwitch, CAPZero, SENZero, LinkZero, HiperPFS, HiperTFS, HiperLCS, Qspeed, EcoSmart, Clampless, E-Shield, Filterfuse, StackFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©Copyright 2011 Power Integrations, Inc.

Power Integrations Worldwide Sales Support Locations

WORLD HEADQUARTERS

5245 Hellyer Avenue
San Jose, CA 95138, USA.
Main: +1-408-414-9200
Customer Service:
Phone: +1-408-414-9665
Fax: +1-408-414-9765
e-mail:
usasales@powerint.com

GERMANY

Rueckertstrasse 3
D-80336, Munich
Germany
Phone: +49-89-5527-3911
Fax: +49-89-5527-3920
e-mail:
eurosales@powerint.com

JAPAN

Kosei Dai-3 Building
2-12-11, Shin-Yokohama,
Kohoku-ku, Yokohama-shi,
Kanagawa 222-0033
Japan
Phone: +81-45-471-1021
Fax: +81-45-471-3717
e-mail: japansales@powerint.com

TAIWAN

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu District
Taipei 114, Taiwan R.O.C.
Phone: +886-2-2659-4570
Fax: +886-2-2659-4550
e-mail:
taiwansales@powerint.com

CHINA (SHANGHAI)

Rm 1601/1610, Tower 1
Kerry Everbright City
No. 218 Tianmu Road West
Shanghai, P.R.C. 200070
Phone: +86-021-6354-6323
Fax: +86-021-6354-6325
e-mail:
chinasales@powerint.com

INDIA

#1, 14th Main Road
Vasanthanagar
Bangalore-560052
India
Phone: +91-80-4113-8020
Fax: +91-80-4113-8023
e-mail:
indiasales@powerint.com

KOREA

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728
Korea
Phone: +82-2-2016-6610
Fax: +82-2-2016-6630
e-mail: koreasales@powerint.com

EUROPE HQ

1st Floor, St. James's House
East Street, Farnham
Surrey GU9 7TJ
United Kingdom
Phone: +44 (0) 1252-730-141
Fax: +44 (0) 1252-727-689
e-mail:
eurosales@powerint.com

CHINA (SHENZHEN)

Rm A, B & C 4th Floor, Block C,
Electronics Science and
Technology Building
2070 Shennan Zhong Road
Shenzhen, Guangdong,
P.R.C. 518031
Phone: +86-755-8379-3243
Fax: +86-755-8379-5828
e-mail:
chinasales@powerint.com

ITALY

Via De Amicis 2
20091 Bresso MI
Italy
Phone: +39-028-928-6000
Fax: +39-028-928-6009
e-mail:
eurosales@powerint.com

SINGAPORE

51 Newton Road,
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
Fax: +65-6358-2015
e-mail:
singaporesales@powerint.com

APPLICATIONS HOTLINE

World Wide +1-408-414-9660

APPLICATIONS FAX

World Wide +1-408-414-9760

